

МИНИСТЕРСТВО ОБРАЗОВАНИЯ РЕСПУБЛИКИ БЕЛАРУСЬ

УЧРЕЖДЕНИЕ ОБРАЗОВАНИЯ
«ВИТЕБСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНОЛОГИЧЕСКИЙ
УНИВЕРСИТЕТ»

**ЭЛЕКТРОНИКА И МИКРОПРОЦЕССОРНАЯ ТЕХНИКА.
РАЗДЕЛ «ИССЛЕДОВАНИЕ ВОЛЬТАМПЕРНЫХ
ХАРАКТЕРИСТИК ДИСКРЕТНЫХ ЭЛЕМЕНТОВ
ЭЛЕКТРОННЫХ СХЕМ. СХЕМОТЕХНИКА»**

МЕТОДИЧЕСКИЕ УКАЗАНИЯ

к лабораторным работам для студентов специальностей

1–36 01 01 «Технология машиностроения»,

**1–36 01 03 «Технологическое оборудование машиностроительного
производства»,**

**1–36 01 04 «Оборудование и технологии высокоэффективных
процессов обработки материалов»**

ВИТЕБСК

2013

УДК 621.38

Электроника и микропроцессорная техника. Раздел «Исследование вольтамперных характеристик дискретных элементов электронных схем. Схемотехника»: методические указания к лабораторным работам для студентов специальностей 1–36 01 01 «Технология машиностроения», 1–36 01 03 «Технологическое оборудование машиностроительного производства», 1–36 01 04 «Оборудование и технологии высокоэффективных процессов обработки материалов».

Составители: ст. преподаватель Ринейский К.Н.,
ст. преподаватель Леонов В.В.,
асс. Кусков А.С.

Методические указания составлены в соответствии с программами курса «Электроника и микропроцессорная техника» и содержат лабораторные работы по указанному курсу и перечень используемой литературы.

В методических указаниях учтены требования, предъявляемые к выполнению лабораторных работ.

Одобрено кафедрой «Автоматизация технологических процессов и производств» УО «ВГТУ» «_____» _____ 2011 г., протокол № ____.

Рецензент: доц. Попов Ю.В.
Редактор: доц. Кузнецов А.А..

Рекомендовано к опубликованию редакционно-издательским советом УО «ВГТУ» “ ____ ” _____ 2011 г., протокол № ____.

Ответственный за выпуск: Букин Ю.А.

Учреждение образования «Витебский государственный технологический университет»

Подписано к печати _____ Формат _____ Уч.-изд. лист. _____

Печать ризографическая. Тираж ____ экз. Заказ № _____ Цена _____

Отпечатано на ризографе учреждения образования «Витебский государственный технологический университет».

Лицензия № 02330/0494384 от 16 марта 2009 г.

210035, г. Витебск, Московский пр., 72.

СОДЕРЖАНИЕ

ЛАБОРАТОРНАЯ РАБОТА № 2	4
ЛАБОРАТОРНАЯ РАБОТА № 4	8
ЛАБОРАТОРНАЯ РАБОТА № 6	13
ЛАБОРАТОРНАЯ РАБОТА № 8	23
ЛАБОРАТОРНАЯ РАБОТА № 10	34
ЛАБОРАТОРНАЯ РАБОТА № 12	40
ЛАБОРАТОРНАЯ РАБОТА № 14	45
ЛАБОРАТОРНАЯ РАБОТА № 16	52
ЛИТЕРАТУРА	60
ПРИЛОЖЕНИЕ А	61
ПРИЛОЖЕНИЕ Б	65
ПРИЛОЖЕНИЕ В	68

ЛАБОРАТОРНАЯ РАБОТА № 2

Тема. Измерение параметров импульсных сигналов

Цель: ознакомить со стендом и измерительными приборами, изучить методику определения параметров импульсного сигнала.

2.1 ТЕОРЕТИЧЕСКАЯ ЧАСТЬ

В современной информационной электронике импульсный принцип построения систем занимает основное положение по сравнению с аналоговым. На базе импульсной техники выполняются системы управления и регулирования, устройства измерения и отображения информации. На ней основана цифровая вычислительная техника.

Преобладающее применение импульсных систем обусловлено меньшим потреблением тока, более высокой точностью, меньшей критичностью к изменению температуры, большей помехоустойчивостью, а также относительной простотой средств представления информации в импульсной форме и наличием эффективных способов ее обработки.

В отличие от аналоговых систем, в которых сигналы изменяются непрерывно во времени, в импульсных системах используются сигналы импульсной формы.

Электрическим импульсом называют напряжение (ток), отличающееся от постоянного уровня U_0 в течение короткого промежутка времени. Понятие "короткий промежуток времени" является условным. Часто под этим понимают время, соизмеримое с длительностью переходных процессов в рассматриваемом устройстве.

Различают одиночные, непериодические и периодические импульсы. Одиночными являются импульсы, появляющиеся настолько редко, что ко времени поступления очередного импульса оно оказывается полностью освобожденным от влияния предыдущего импульса.

Рассмотрим возможную форму периодического импульсного напряжения на рис. 2.1. U_m – амплитуда импульса, т. е. наибольшее отклонение напряжения от исходного уровня U_0 .

Участок импульса, на котором происходит отклонение напряжения от исходного уровня, называется **фронтом**, а участок импульса, где напряжение возвращается к исходному уровню, называется **спадом**. В реальном импульсе, когда бывает трудно точно указать границы фронта и спада, их длительности τ_f и τ_c отсчитывают между определенными уровнями напряжения λU_m и $(1-\lambda)U_m$. Обычно величина $\lambda = 0,1$. В представленной выше схеме τ_f – время, в течение которого напряжение возрастает от уровня $0,1U_m$ до $0,9U_m$; τ_c – время, в течение которого напряжение убывает от $0,9U_m$ до $0,1U_m$. Длительность импульса t_u может измеряться на разных уровнях. Длительность импульса, отсчитывае-

мая на уровне λU_m , называется длительностью импульса по основанию. Иногда длительность импульса определяют на уровне $0,5U_m$.

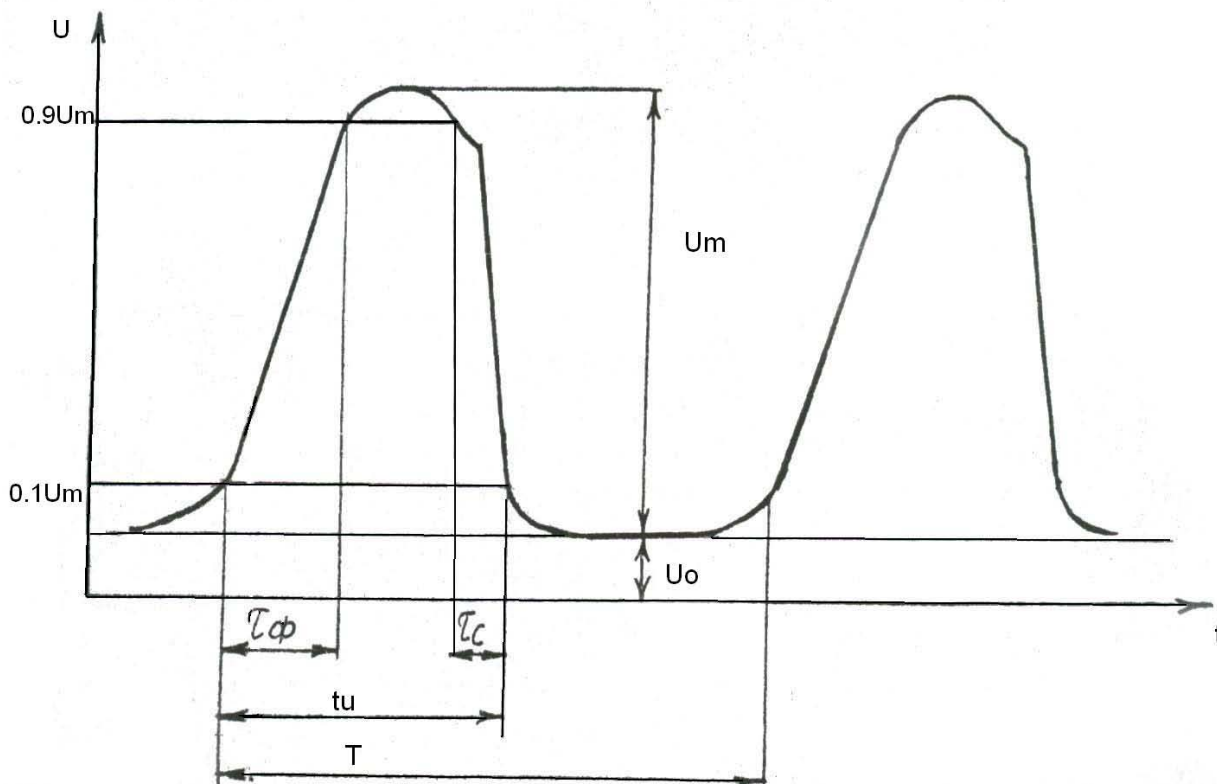


Рисунок 2.1 – Форма периодического импульсного сигнала

Если импульсы следуют один за другим через равные промежутки времени, то в этом случае говорят о периодической последовательности импульсов с периодом T . Число импульсов, следующих в течение одной секунды, называется частотой повторения импульсов F :

$$F = 1 / T$$

Периодическую последовательность импульсов характеризуют коэффициентом заполнения или скважностью. Коэффициент заполнения $K\xi$ — это отношение длительности импульса к периоду его повторения:

$$K\xi = t_u / T$$

Скважностью импульсов ξ называют отношение интервала импульсами к длительности самого импульса:

$$\xi = (T - t_u) / t_u$$

Перепадами напряжения называют скачкообразные изменения напряжения между двумя уровнями. Если в результате перепада напряжение изменяется от

более низкого уровня к более высокому, то такой перепад называют положительным (рис. 2.2) и, наоборот, отрицательным (рис. 2.3).

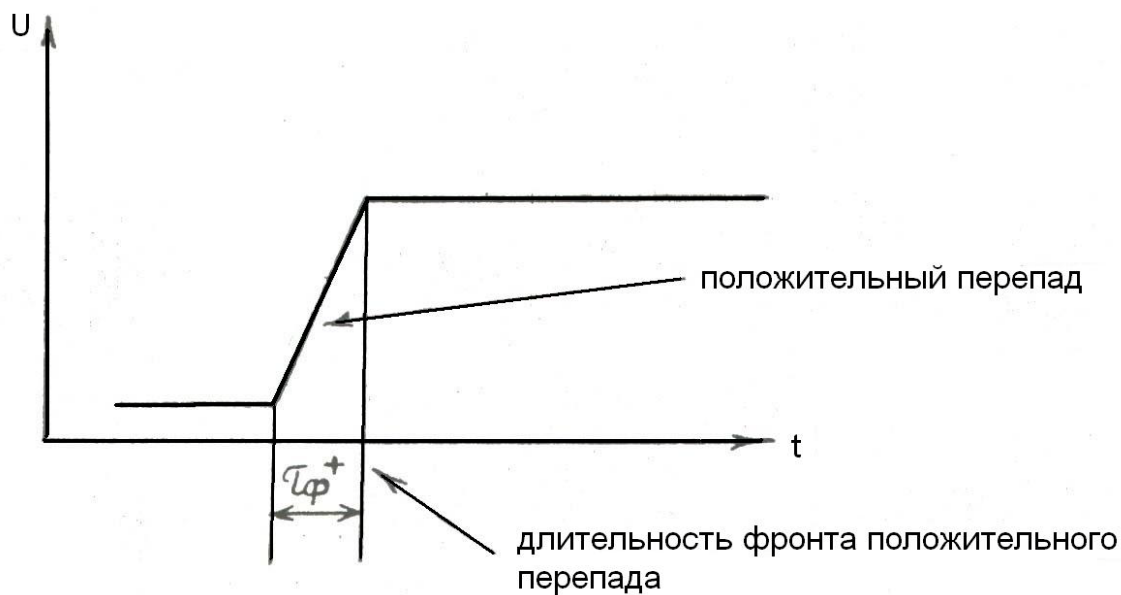


Рисунок 2.2 – Положительный перепад

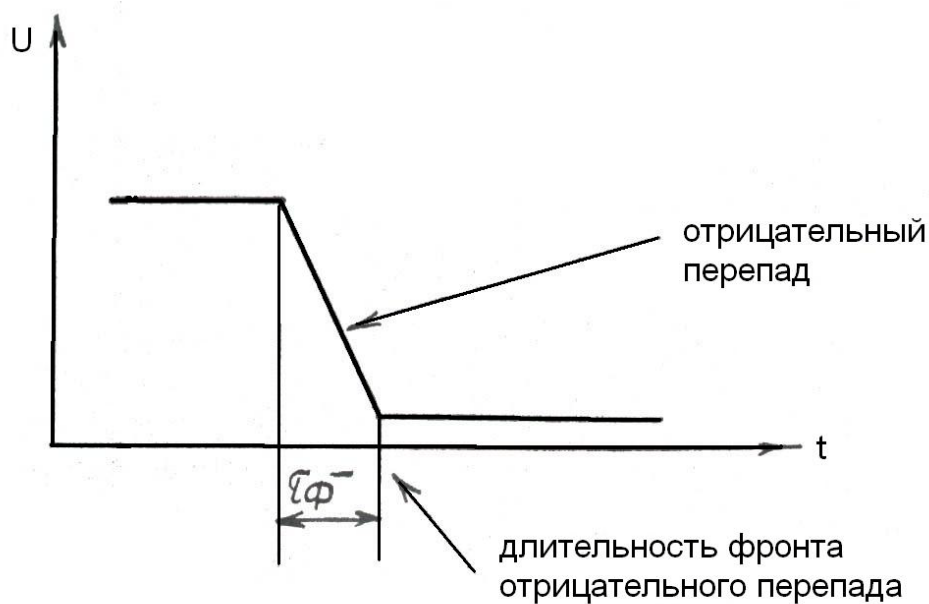


Рисунок 2.3 – Спад импульса

2.2 ПОРЯДОК ВЫПОЛНЕНИЯ РАБОТЫ

1. Собрать на универсальном лабораторном стенде схему (рис. 2.4).
2. Включить источник питания. С помощью осциллографа получить осциллограмму импульса.

- Зарисовать форму импульса с указанием цены деления по осям времени и напряжения.

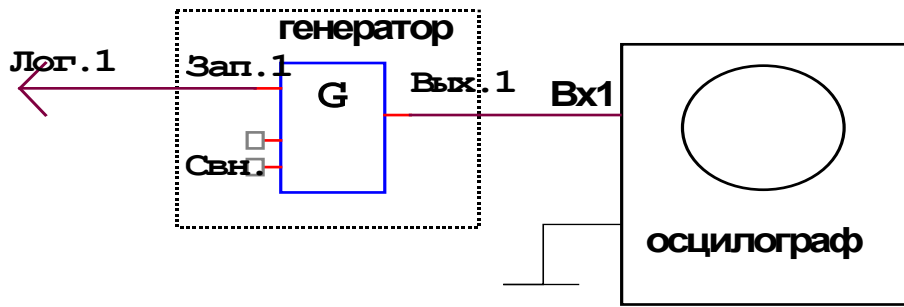


Рисунок 2.4

- Определить параметры импульса графически или с помощью осциллографа, описанные в пункте 2.1. Рассчитать частоту, скважность и коэффициент заполнения импульсного сигнала.
- Выключить блок питания.
- Исследовать форму импульса на входе и выходе RC-цепочки (рис. 2.6).

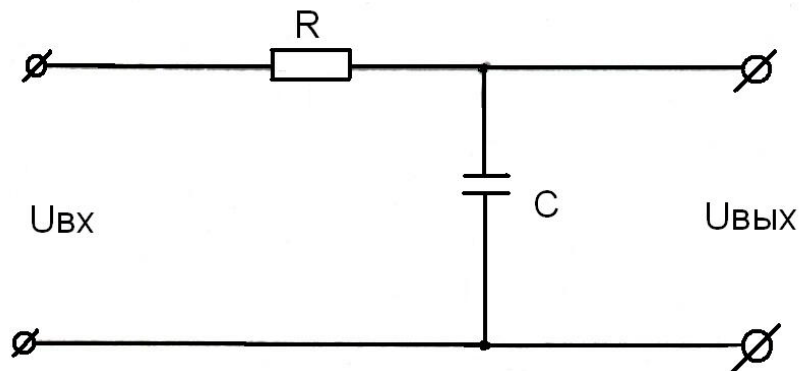


Рисунок 2.5 – RC-цепочка

- Собрать на универсальном лабораторном стенде схему 2.6.

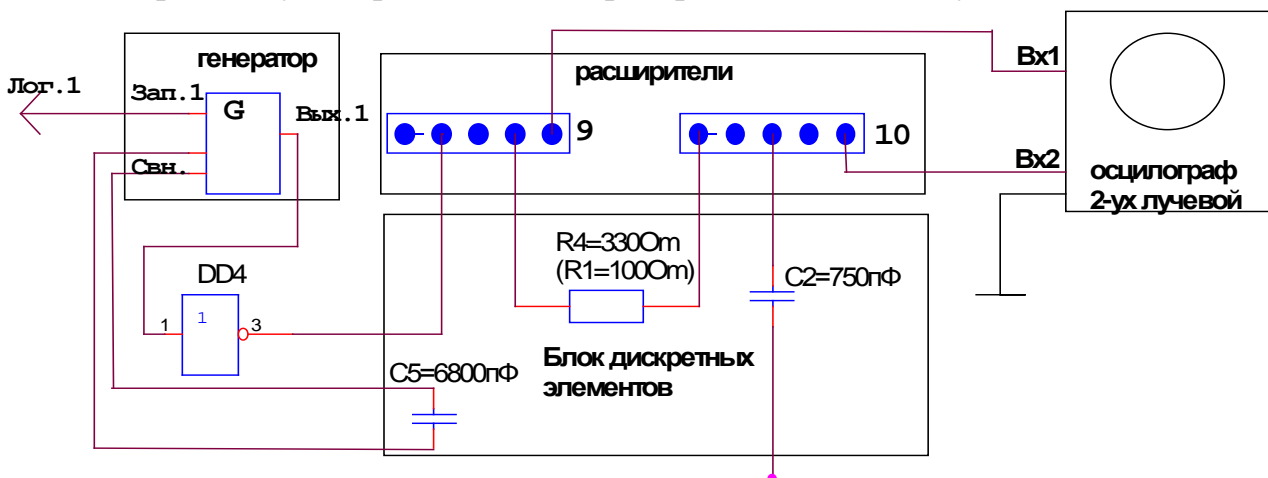


Рисунок 2.6 – Схема для исследования RC-цепочки

8. Включить источник питания. Зарисовать осциллограммы входных и выходных импульсов RC цепи (для двух случаев $R = 330 \text{ Ом}$, 100 Ом).
9. Выключить источник питания.
10. Демонтировать схему. Привести в порядок рабочее место.

2.3 КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Правила техники безопасности.
2. Правила работы с измерительными приборами.
3. Описание УИЛС.
4. Импульсные сигналы, виды.
5. Измерение параметров импульсных сигналов.

ЛАБОРАТОРНАЯ РАБОТА № 4

Тема. Исследование работы полупроводниковых приборов с одним p-n переходом. Расчет параметрического стабилизатора

Цель работы: исследовать основные полупроводниковые приборы с одним p-n переходом (диод, стабилитрон, светодиод); по полученным результатам рассчитать параметрический стабилизатор.

4.1 ТЕОРЕТИЧЕСКАЯ ЧАСТЬ

4.1.1 Полупроводниковые диоды

Полупроводниковыми диодами называют полупроводниковые приборы с одним электрическим переходом и двумя выводами. Они применяются для выпрямления переменного тока, детектирования переменных колебаний, преобразования СВЧ-колебаний в колебания промежуточной частоты, стабилизации напряжения в цепях постоянного тока и т. д. По назначению полупроводниковые диоды делятся на выпрямительные, высокочастотные, варикапы, стабилитроны и др.

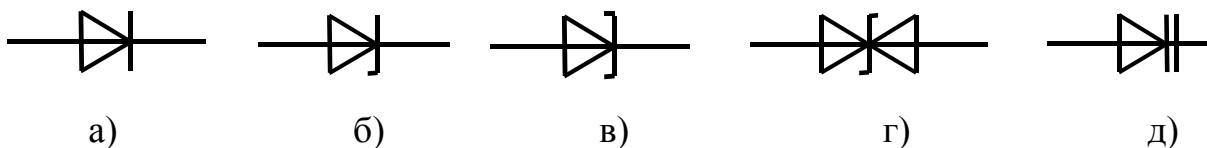


Рисунок 4.1 – Графические обозначение полупроводниковых диодов

На рис. 4.1 представлены графические обозначения некоторых типов диодов (а – выпрямительные, универсальные, импульсные; б – стабилитроны полярные; в – стабилитроны не полярные; г – туннельные; д – варикапы).

Выпрямительные полупроводниковые диоды предназначены для преобразования переменного тока в постоянный.

Основу современных выпрямительных диодов составляет электронно-дырочный переход (ЭДП), который получают методом сплавления или диффузии.

Кратко рассмотрим работу p-n перехода (рис. 4.2). Пусть левая область имеет дырочную проводимость, а правая электронную. Так как концентрация дырок в слое p больше, чем в слое n, то часть дырок перейдет из слоя p в слой n. Одновременно будет проходить диффузионный переход электронов из слоя n в слой p. При уходе дырок из слоя p в нем создается объемный отрицательный заряд, а при уходе электронов из слоя n в нем останется uncompensated объемный положительный заряд. При этом в p-n переходе возникает разность потенциалов ϕ , препятствующая дальнейшему диффузионному переходу носителей (потенциальный барьер). Если внешний источник ЭДС E положительным выводом подключить к слою p, а отрицательный – к слою n, то потенциал барьера снизится до величины $\phi - E$ и диффузионный поток дырок из слоя p в слой n резко возрастет. Через p-n переход потечет так называемый прямой ток. Если изменить подключение источника ЭДС на обратную полярность, то потенциальный барьер увеличивается до $\phi + E$. В этом режиме через p-n переход проходят только не основные носители заряда: дырки из слоя n в слой p и электроны из слоя p в слой n. Через переход течет обратный ток. Величина обратного тока на несколько порядков меньше величины прямого тока, так как концентрация неосновных носителей гораздо меньше концентрации основных. Эта особенность p-n перехода используется при создании полупроводниковых диодов.

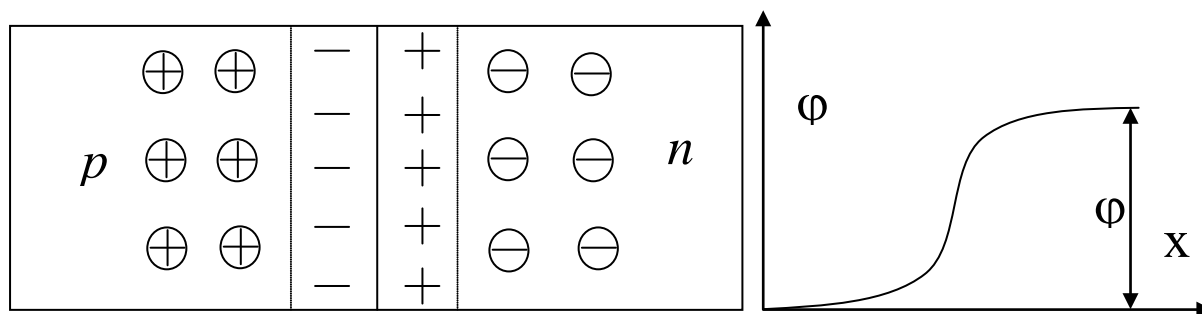


Рисунок 4.2 – Работа p-n перехода

В качестве материала применяется германий или кремний. Полупроводниковые приборы на основе кремния имеют обратный ток на несколько порядков ниже, чем на основе германия, что обуславливает их широкое применение.

Для получения больших значений выпрямленных токов в выпрямительных диодах используются ЭДП с большой площадью, поскольку для нормальной работы диода плотность тока через переход не должна превышать 1–2 А/мм². Такие диоды называют плоскостными.

Основной характеристикой выпрямительного диода является его вольт-амперная характеристика (ВАХ). Вид ВАХ зависит от материала полупроводника и температуры.

Основными параметрами выпрямительных полупроводниковых диодов являются:

- постоянное прямое напряжение $U_{пр.}$ при заданном прямом токе $I_{пр.}$;
- максимально допустимое обратное напряжение $U_{об. max}$, при котором диод еще может нормально работать длительное время;
- постоянный обратный ток $I_{обр.}$, протекающий через диод при обратном напряжении, равном $U_{обр. max}$;
- средний выпрямленный ток $I_{вп. ср.}$, который может длительно проходить через диод при допустимой температуре его нагрева;
- максимально допустимая мощность P_{max} , рассеиваемая диодом, при которой обеспечивается заданная надежность диода.

По максимально допустимому значению среднего выпрямленного тока диоды делятся на маломощные ($I_{вп. ср.} \leq 0,3 \text{ А}$), средней мощности ($0,3 \text{ А} < I_{вп. ср.} \leq 10 \text{ А}$) и большой мощности ($I_{вп. ср.} > 10 \text{ А}$). Выпрямительные диоды большой мощности называют силовыми.

Выпрямительные полупроводниковые диоды способны работать на частотах $50 \dots 10^5$ Гц (силовые диоды на частотах 50 Гц), т. е. являются низкочастотными.

Для получения более высокого обратного напряжения диоды можно включать последовательно. Для последовательного включения подходят диоды с идентичными характеристиками. В настоящее время выпускаются так называемые диодные столбы, в которых соединены последовательно от 5 до 50 диодов, с обратным напряжением 2–40 кВ.

Более сложные соединения диодов в силовых диодных сборках. В них для увеличения прямого тока диоды соединяют параллельно, для увеличения обратного напряжения – последовательно, и часто осуществляют соединения, облегчающие применение диодов в конкретных выпрямительных устройствах (выпрямительные мосты).

Группы идентичных маломощных диодов часто выпускаются в виде диодных матриц и диодныхборок. В диодных матрицах диоды присоединены к одному общему выводу, что облегчает их использование в логических схемах, в диодных сборках применяются параллельное, последовательное, мостовое и другие соединения.

4.1.2 Полупроводниковые стабилитроны.

Полупроводниковым стабилитроном называют полупроводниковый диод, напряжение на котором сохраняется с определенной точностью при изменении проходящего через него тока в заданном диапазоне. Он предназначен для стабилизации напряжения в цепях постоянного тока.

Рабочим участком стабилитрона является участок электрического пробоя. При изменении тока, протекающего через стабилитрон, от значения от $I_{ст.мин}$ до значения $I_{ст.маx}$ напряжение на нем мало отличается от значения $U_{ст}$. На этом свойстве основано использование стабилитронов.

Принцип работы стабилизатора напряжения на кремниевом стабилитроне (рис. 4.3 б) заключается в том, что при изменении напряжения $U_{вх}$ изменяется ток, протекающий через стабилитрон, а напряжение на стабилитроне и подключенной параллельно ему нагрузке R_H практически не меняется.

Основными параметрами кремниевых стабилитронов являются:

- напряжение стабилизации $U_{ст}$;
- минимальный $I_{ст.мин}$ и максимальный $I_{ст.маx}$ токи стабилизации;
- максимально допустимая рассеиваемая мощность $P_{маx}$;
- дифференциальное сопротивление на участке стабилизации $r_d = \Delta U_{ст} / \Delta I_{ст}$.

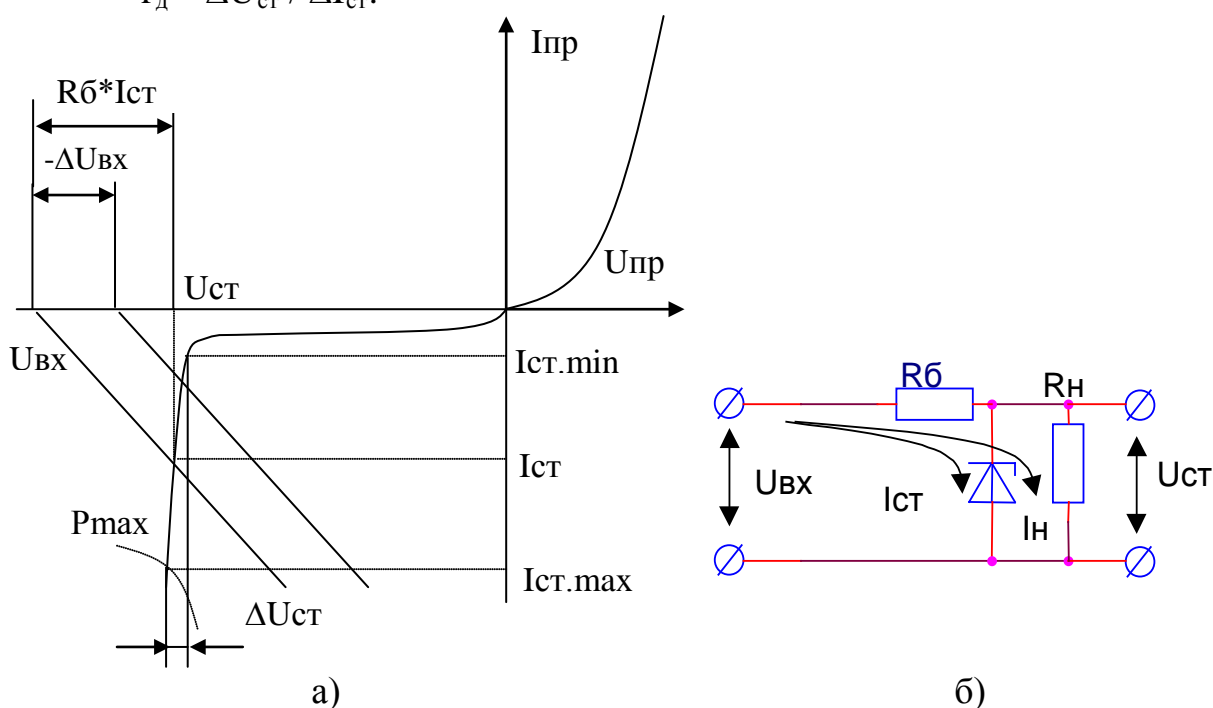


Рисунок 4.3 – Параметрический стабилизатор

На рис.4.3 а изображены вольтамперная характеристика полупроводникового стабилитрона и «опрокинутая» вольтамперная характеристика резистора $R_б$. Это построение позволяет графически решить уравнение электрического состояния стабилизатора напряжения: $U_{вх} = U_{ст} + R_б I_{ст}$. При изменении входного напряжения $U_{вх}$ напряжение на выходе, снимаемое со стабилитрона, останется практически неизменным.

Для нормальной работы стабилизатора сопротивление $R_б$ должно быть таким, чтобы его вольтамперная характеристика пересекала вольтамперную характеристику стабилитрона в точке А, соответствующей номинальному току стабилитрона, значение которого указано в паспортных данных.

У современных стабилитронов напряжение стабилизации лежит в пределах от 1 до 1000 В при токах стабилизации от 1 мА до 2 А. Для стабилизации напряжения менее 1 В используется прямая ветвь ВАХ кремниевого диода, называемого стабистором. У стабисторов $U_{ст} \approx 0.7$ В. Путем последовательного соединения стабилитронов (или стабисторов) можно получить любое требуемое напряжение стабилизации.

При последовательном включении общее напряжение стабилизации равно сумме напряжений стабилитронов. Параллельное соединение стабилитронов недопустимо, так как из всех параллельно соединенных стабилитронов ток будет только в одном, имеющем наименьшее напряжение стабилизации.

Стабилизацию постоянного напряжения можно также получить с помощью диода, включенного в прямом направлении. Кремниевый диоды, предназначенный для этой цели называются стабисторами. Отличительной особенностью стабисторов по сравнению со стабилитронами является меньшее напряжение стабилизации ($\sim 0,7$ В).

4.2 ПОРЯДОК ВЫПОЛНЕНИЯ РАБОТЫ

1. Собрать на стенде схему представленную на рис. 4.4 (VD6–VD10). К выводам цепи подключить регулируемый источник постоянного напряжения (0–15 В). При измерении определять два напряжения: источника питания – точки 1–2, падение напряжения на полупроводниковом диоде – точки 2–3. Ток, протекающий в цепи, можно определить по формуле:

$$I = \frac{U_{12} - U_{23}}{R},$$

где R – ограничительное сопротивление.

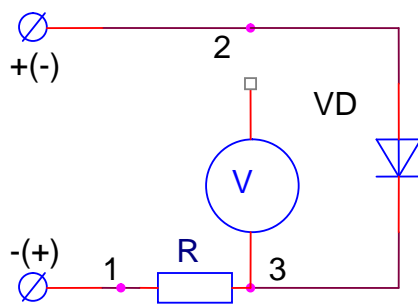


Рисунок 4.4

2. Проводить экспериментальное определение вольтамперной характеристики при изменении напряжения источника питания от 0 до 15 В, с шагом 1–1,5 В. В процессе работы необходимо снять прямую и обратную характеристики диода, это достигается изменением полярности подключения источника питания к схеме.

3. Используя справочник, определить для заданного типа диода пределы изменения прямых и обратных токов и напряжений.

4. Выбрать величину ограничительного сопротивления.
5. Включить источник питания. Снять экспериментальные данные.
6. Выключить источник питания.
7. Используя схему рис. 4.4 и стабилитрон (на схеме вместо VD – VD11), аналогично п.п.1–6.
8. По полученным данным определить и рассчитать характеристики параметрического стабилизатора по входному напряжению, заданному преподавателем.

4.3 КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Объяснить процессы, происходящие в р-п переходе.
2. Нарисуйте вид ВАХ изученных полупроводниковых приборов.
3. Назовите основные параметры исследуемых ПП приборов.
4. Обозначения ПП приборов на схемах.
5. Расчет параметрического стабилизатора.
6. Способы включения ПП приборов.

ЛАБОРАТОРНАЯ РАБОТА № 6

Тема. Монтаж и исследование транзисторного ключа на биполярном транзисторе

Цель работы: исследование биполярного транзистора и построение его рабочей характеристики; получение динамических характеристик транзисторного ключа, оценка его быстродействия и методов улучшения динамических свойств.

6.1 ТЕОРЕТИЧЕСКАЯ ЧАСТЬ

В зависимости от принципа действия и конструкции транзисторы делят на два класса: биполярные и полевые.

На рис. 6.1 представлены графические обозначения некоторых типов транзисторов (а – биполярный р-п-р; б – биполярный п-р-п; в, г – полевые с управляющим р-п переходом; д, е – полевые со встроенным каналом; ж, з – полевые с индуцированным каналом).

Биполярными транзисторами называют полупроводниковые приборы с двумя электронно-дырочными переходами, предназначенные для усиления мощности и имеющие три и более выводов.

Биполярный транзистор представляет собой структуру р-п-р или п-р-п типа, полученную в одном монокристалле полупроводника (рис. 6.2).

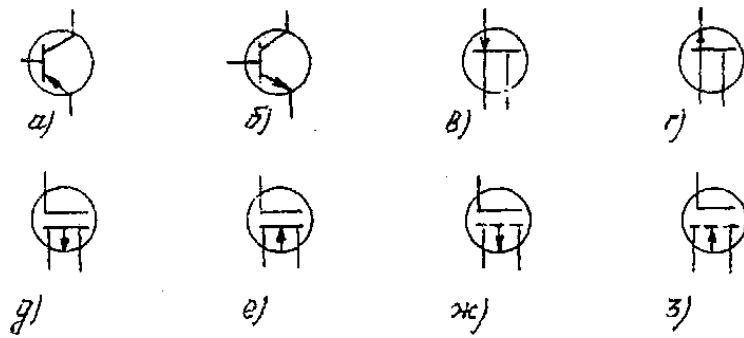


Рисунок 6.1 – Графическое обозначение транзисторов

Область, разделяющая р-п переходы, называется базой. Внешний слой, предназначенный для инжектирования носителей в базу, называют эмиттером, другой внешний слой, предназначенный для вытягивания (экстракции) носителей из базы, – коллектором. Транзистор – активный элемент, усиливающий мощность электрического сигнала за счет потребления энергии внешних источников питания. В электрическую цепь транзистор включают таким образом, что один из его выводов является входным, второй – выходным, а третий – общим для входной и выходной цепей. Отсюда – три схемы включения транзисторов: с общей базой, с общим эмиттером, с общим коллектором, каждая схема включения может быть охарактеризована двумя основными семействами статических вольтамперных характеристик: входными (рис. 6.3 а) и выходными (рис. 6.3 б).

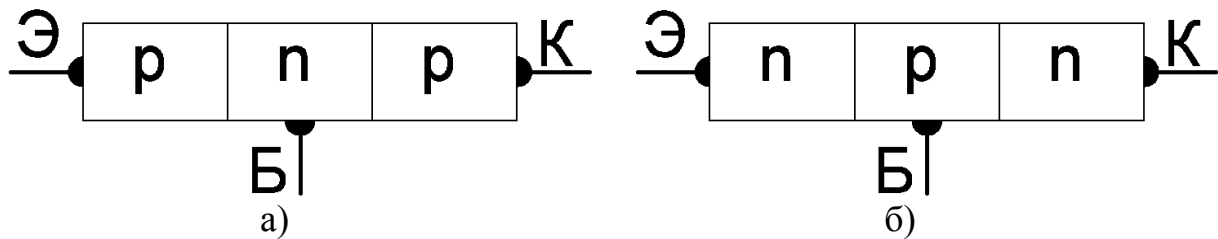


Рисунок 6.2 – Структуры биполярных транзисторов

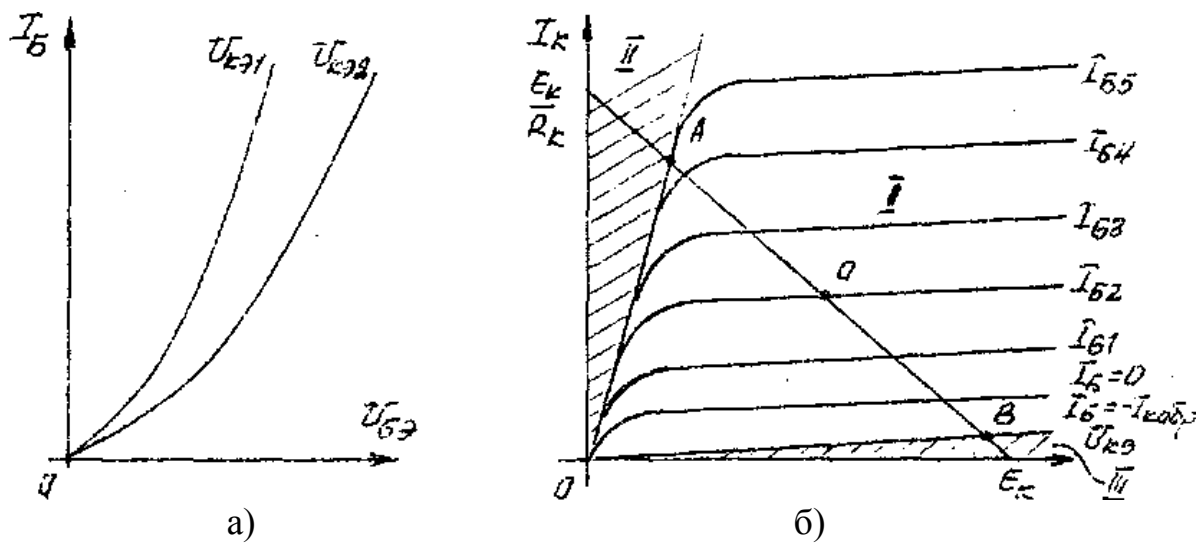


Рисунок 6.3 – Характеристики биполярного транзистора

Характеристики представлены для схемы включения с общим эмиттером. Статические характеристики снимаются при отсутствии сопротивления нагрузки в выходной цепи (рис. 6.4).

Включение сопротивления нагрузки последовательно с выходным электродом транзистора переводит его в динамический режим работы, для которого характерно изменение тока коллектора не только при изменении тока базы, но и при изменении напряжения на коллекторе (схема с ОЭ)

$$U_{кэ} = E_k - I_k \cdot R_k,$$

где $E_k = \text{const.}$ – напряжение источника питания;
 $R_k = \text{const.}$ – сопротивление в цепи коллектора.

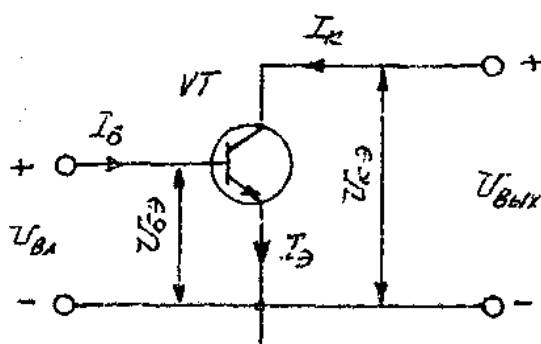


Рисунок 6.4 – Схема подключения с общим эмиттером

Приведенное выражение называют уравнением динамического режима и используют при построении динамической выходной характеристики (рис. 6.3 б). Точка пересечения динамической характеристики (нагрузочной прямой) с одной из статических характеристик называется рабочей точкой транзистора. Рабочая точка перемещается по нагрузочной прямой при изменении тока базы транзистора. Положение этой точки при отсутствии входного сигнала называют точкой покоя и обозначают O . Различают три основных режима работы транзистора: активный (линейный), насыщения и отсечки. На (рис. 6.3, б) они обозначены I, II и III соответственно. В линейном режиме эмиттерный переход смещен в прямом направлении, а коллекторный – в обратном, в режиме насыщения оба перехода смещены в прямом направлении, а в режиме отсечки оба перехода смещены в обратном направлении. При работе в активном режиме рабочая точка транзистора не выходит за пределы участка АВ.

6.2 ПОРЯДОК ВЫПОЛНЕНИЯ РАБОТЫ

1. Исследовать в статике транзисторный ключ вида рис. 6.5.

Суть исследования в статике заключается в определении состояния транзистора при подаче на вход схемы различных по величине входных напряжений $U_{вх}$. Названные напряжения будем получать с помощью делителя рис. 6.6.

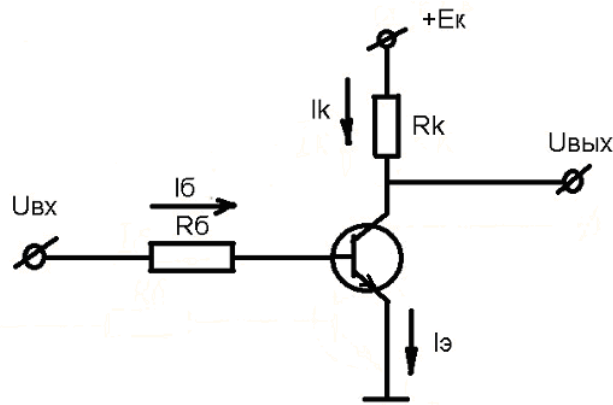


Рисунок 6.5

В наших экспериментах резистор R_1 будет неизменным, равным по величине 1 кОм. Меняя величину резистора R_g , будем получать в точке "а" различные по величине напряжения от 0 до +5 В.

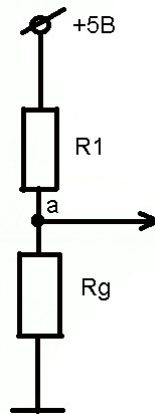


Рисунок 6.6

Часть схемы рис. 6.6, содержащая резистор $R_1=1$ кОм, подключенный к +5В, реализована в блоке "лог. 1". Таким образом, вся схема рис. 6.6 может быть представлена как рис. 6.7.

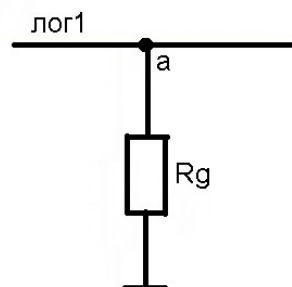


Рисунок 6.7

С учетом сказанного собрать на стенде следующую схему рис. 6.8.

Перед сборкой исследуемой схемы (рис. 6.8) рекомендуется написать таблицу соединений (пример см. выше).

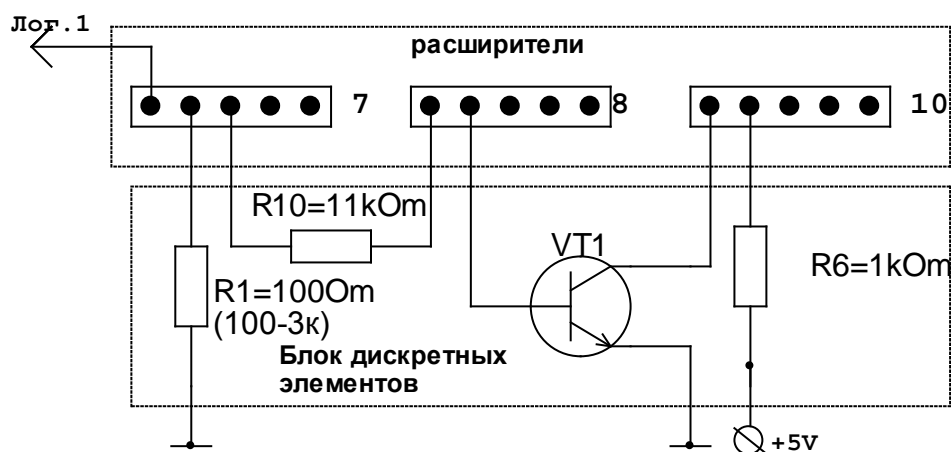


Рисунок 6.8

2. Тестером проверить правильность монтажа схемы (рис. 6.8) и отсутствие короткого замыкания ("КЗ") между клеммами приборными XS2-1 и XS2-2. В случае отсутствия "КЗ" включить блок питания +5 В.

3. Тестером или вольтметром определить с максимальной возможной точностью и занести в таблицу 6.1 напряжения на расширителе 7 (E_b), на расширителе 8 (U_b) и на расширителе 10 (U_k) для значений R_g , взятых из следующего ряда: $R_g = R_1 = 100 \text{ Ом}$, $R_g = R_1 + R_2 = 200 \text{ Ом}$, $R_g = R_3 = 330 \text{ Ом}$, $R_g = R_5 = 1 \text{ кОм}$, $R_g = R_8 = 3 \text{ кОм}$.

4. Выключить блок питания +5 В.

5. Вычислить для каждого значения R_g ток базы $I_b = (E_b - U_b) / 1000$, ток коллектора $I_k = (5 - U_k) / 1000$ и ток эмиттера I_ε , равный $I_\varepsilon = I_b + I_k$. Результаты вычисления занести в табл. 6.1.

Таблица 6.1 – Экспериментальные и расчетные данные

R_g	$E_b, \text{ В}$	$U_b, \text{ В}$	$U_k, \text{ В}$	$I_b, \text{ мА}$	$I_k, \text{ мА}$	$I_\varepsilon, \text{ мА}$	$U_{\varepsilon b}, \text{ В}$	$U_{k b}, \text{ В}$	$U_{k \varepsilon}, \text{ В}$
100 Ом									
200 Ом									
330 Ом									
1 кОм									
3 кОм									

Примечание.

1. $U_{\varepsilon b}$ – напряжение "эмиттер-база", $U_{\varepsilon b} = U_\varepsilon - U_b$.
2. $U_{k b}$ – напряжение "коллектор-база", $U_{k b} = U_k - U_b$.
3. $U_{k \varepsilon}$ – напряжение "коллектор-эмиттер", $U_{k \varepsilon} = U_k - U_\varepsilon$.

6. Проанализируем полученные результаты. При малой величине входного напряжения E_b ток базы мал $I_b \approx 0$, а по этому $I_k \approx I_\varepsilon \approx 0$ транзистор закрыт. Такое состояние транзистора называют отсечкой, а область, соответствующая этому состоянию на семействе выходных характеристик, называется областью отсечки. Для состояния отсечки характерно то, что эмиттерный и коллекторный переходы смещены в обратном направлении, т. е. для транзистора n-p-n типа $U_{\varepsilon b} > 0$, $U_{k b} > 0$. Строго говоря, в нашем случае полная справедливость соот-

ношения $U_{эб} > 0$ наступит, если $U_{б} < 0$. Действительно, $U_{эб} = U_{э} - U_{б}$. Так как у нас $U_{э} = 0$, то $U_{эб}$ будет больше 0 тогда, когда $U_{б} < 0$. Для того, чтобы обеспечить соотношение $U_{б} < 0$ на базу следует подавать отрицательное смещение, чего мы в целях упрощения не сделали.

С ростом входного напряжения растет ток $I_{б}$ и транзистор начинает открываться, т. е. токи $I_{к}$ и $I_{э}$ становятся отличными от нуля и быстро нарастают с увеличением $I_{б}$, а напряжение $U_{кэ}$ уменьшается. Можно проследить усиительные свойства транзистора. Действительно, малый входной ток базы $I_{б}$ обеспечивает большой ток коллектора $I_{к}$, точнее, $I_{к} = \beta \cdot I_{б}$, где β – статический коэффициент усиления транзистора по току в схеме с общим эмиттером (ОЭ).

Дальнейшее увеличение входного напряжения $E_{б}$ приводит к тому, что, начиная с некоторого значения $E_{б}$, ток коллектора не растет несмотря на рост тока базы $I_{б}$. Такое состояние транзистора называют насыщенным, а область, соответствующую этому состоянию на семействе выходных характеристик транзистора, называют областью насыщения. Для насыщенного состояния характерно то, что эмиттерный и коллекторный переходы смещены в прямом направлении, т. е. для транзистора n-p-n типа $U_{эб} < 0$ и $U_{кб} < 0$, а $U_{кэ} \approx 0$.

Критерий насыщения записывается так:

$$\beta \cdot I_{б} \geq E_{к} / R_{к},$$

где β – статический коэффициент усиления тока базы а схеме с ОЭ.

Промежуточное состояние транзистора между отсечкой и насыщением называют активным состоянием, а область, соответствующую этому состоянию на семействе выходных характеристик транзистора, называют активной областью. Для активного состояния характерно то, что эмиттерный переход смещен в прямом направлении (для транзистора n-p-n типа $U_{эб} < 0$), а коллекторный переход – в обратном (для транзистора n-p-n типа $U_{кб} < 0$). Активное состояние используется при работе транзистора в режиме усиления сигналов. Такой режим применяется в радиоэлектронике, в частности, в различных усилительных схемах.

Режим работы, в котором транзистор находится в состоянии отсечки или в состоянии насыщения, называется импульсным или ключевым режимом. Названный режим широко используется в автоматике и вычислительной технике.

7. Исследовать в динамике работу транзисторного ключа. Пусть на входе ключа (рис. 6.5) действует управляющий импульс напряжения с амплитудой E^* . Построим временные диаграммы токов и напряжений во входной и выходной цепях этого ключа рис. 6.9.

До момента t_1 $U_{вх} = 0$, поэтому $I_{б} = 0$. Значит транзистор закрыт, т. е. $U_{к} = E_{к}$, $I_{к} = 0$. В момент времени t_1 напряжение на входе ключа скачком возрастает до величины $U_{вх} = E^*$. Появляется ток базы и транзистор открывается, т.е. через него протекает возрастающий ток $I_{к}$. Напряжение на коллекторе, равное $U_{к} = E_{к} - I_{к}R_{к}$ уменьшается. Через время t , равное $t = t_{з.с.}$, транзистор войдет в насыщение, т.е. напряжение коллектор-эмиттер станет приблизительно-

но равным 0 В ($U_{кэ} = U_{к} \approx 0В$) ток коллектора достигнет своего максимального значения, равного $I_{к} = I_{к.н.} \approx E_{к} / R_{к}$.

В момент времени t_2 напряжение на входе ключа скачком убывает от E^* до 0 В. Исчезает ток базы и транзистор закрывается, т.е. уменьшается ток коллектора $I_{к}$ и, следовательно, возрастает напряжение на коллекторе. Через время t , равное $t = t_{зф}$, транзистор полностью закроется, т.е. исчезнет ток коллектора $I_{к} = 0$, а напряжение на коллекторе станет равным $U_{к} \approx E_{к}$.

8. Суть исследования транзисторного ключа в динамике заключается в определении быстродействия и в рассмотрении способов его повышения. Быстродействие ключа характеризуется временем задержки сигнала по фронту $t_{зф}$ и спаду $t_{зс}$ относительно входного сигнала. В качестве источника сигналов возьмем генератор прямоугольных импульсов.

9. На входы генератора $S_{вн}$ подключить конденсатор $C_5 = 6800$ пф, расположенный на блоке дискретных элементов.

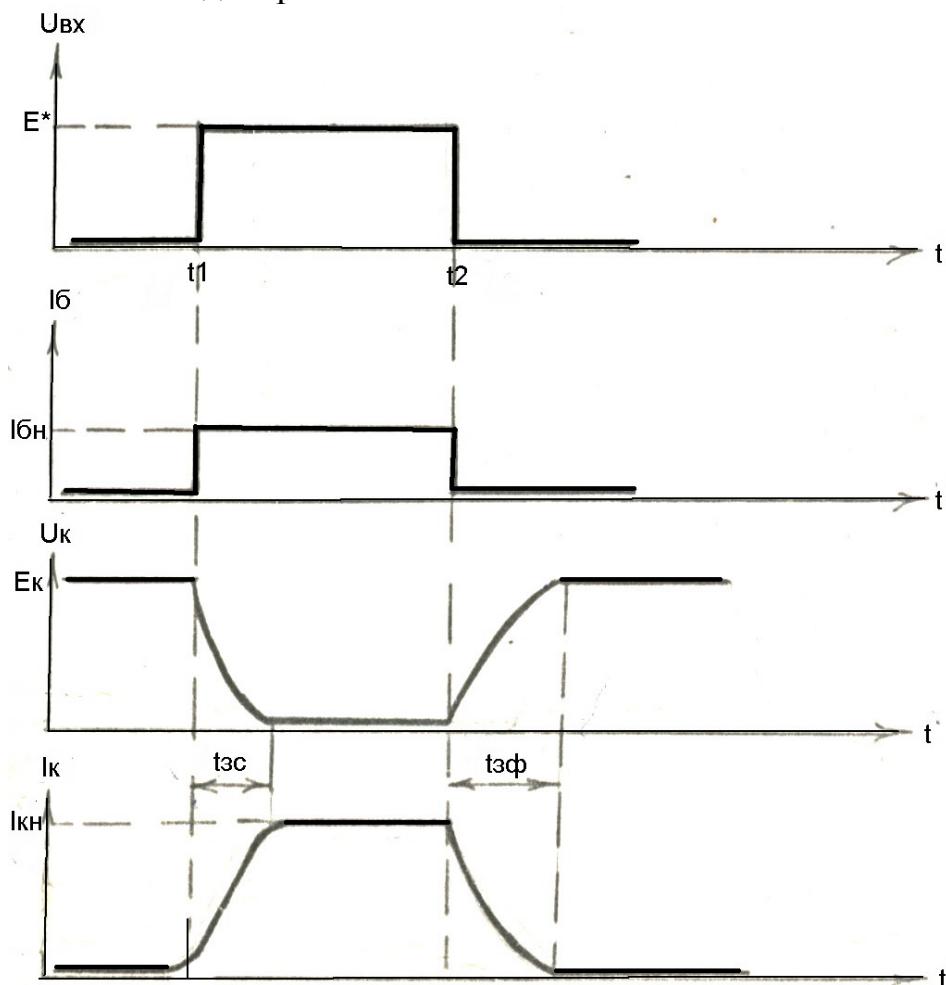


Рисунок 6.9

10. Доработать схему, смонтированную на стенде по рис. 6.8 так, чтобы она соответствовала следующей схеме рис. 6.10.

11. Тестером проверить правильность монтажа схемы (рис. 6.10) и отсутствие короткого замыкания ("КЗ") между клеммами приборными XS2-1 и XS2-2. В случае отсутствия "КЗ" включить блок питания +5 В.

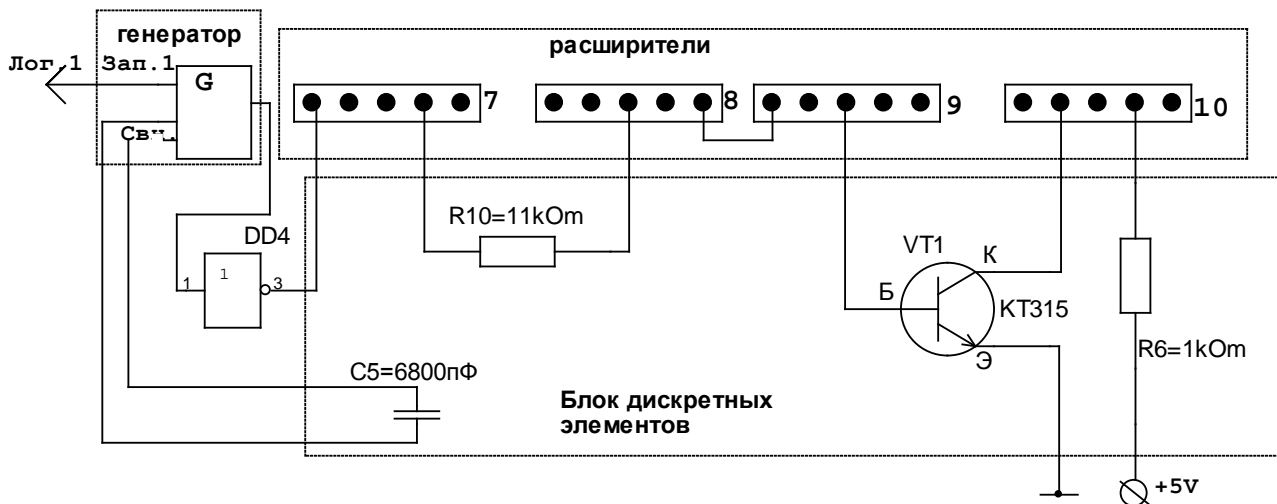


Рисунок 6.10

12. Зарисовать осциллограммы на входе ключа (расширитель 7), на базе транзистора (расширитель 8 или 9), на коллекторе транзистора (расширитель 10) с указанием цены деления по времени и по напряжению. Замерить с максимально возможной точностью быстродействие ключа, т. е. время его перехода из закрытого в открытое состояние и наоборот. По снятым осциллограммам уяснить:

- когда транзистор находится в закрытом и открытом состоянии,
- динамику перехода из закрытого состояния в открытое и наоборот.

13. Выключить блок питания. Отметим значительное время перехода транзистора из насыщенного состояния в состояние отсечки, что сказывается на быстродействии ключа.

Если анализировать возможности уменьшения задержки сигнала по Фронту $t_{зф}$ и спаду $t_{сп}$, то можно прийти к выводу о том, что в базе транзистора в идеальном случае должен быть такой характер изменения тока со временем рис. 6.11.

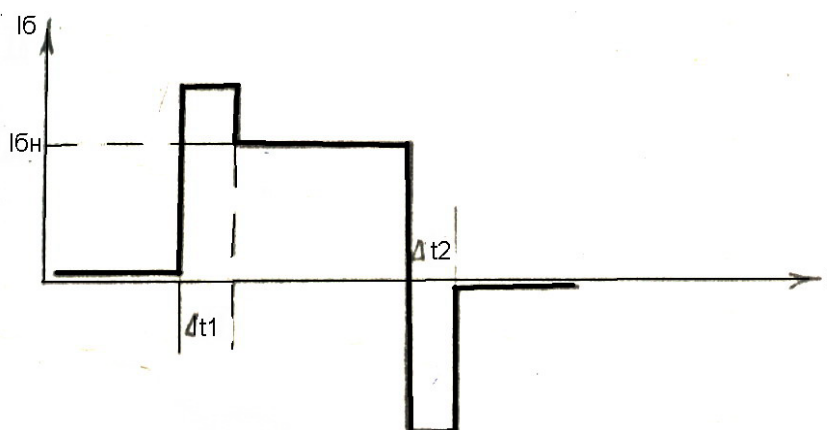


Рисунок 6.11

Для ускорения процесса перехода транзистора из закрытого состояния в насыщенное необходимо как можно больший насыщающий базовый ток. Для исключения режима глубокого насыщения, наступающего после достижения

коллекторным напряжением почти нулевого значения, необходим базовый ток, обеспечивающий состояние транзистора на грани насыщения.

Для уменьшения времени перехода из открытого состояния в закрытое необходимо как можно больший ток обратного направления. Длительности Δt_1 и Δt_2 импульсов базового тока должны быть достаточными для перевода транзистора из закрытого состояния в режим, близкий к насыщенному, и из открытого состояния в закрытое, форму импульса базового тока, близкую к идеальной, можно получить путем исследования RC -цепи следующего вида рис. 6.12.

14. Модифицировать схему рис. 6.5 и собранную на ее основе схему (рис. 6.10) следующим образом рис. 6.13, т.е. подключить в исследуемую схему параллельно резистору R10 (между расширителями 7 и 8) конденсатор емкостью $C_2 = 750$ пф, а к базе транзистора подключить резистор $R_8 = 3$ кОм (один выход этого резистора соединить перемычкой с расширителем 9, другой - с лог. "0").

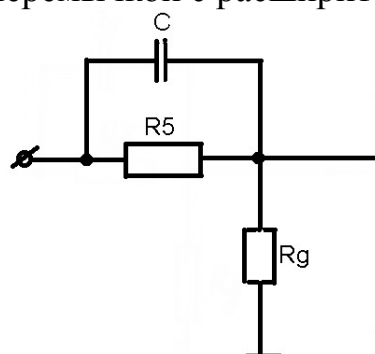


Рисунок 6.12

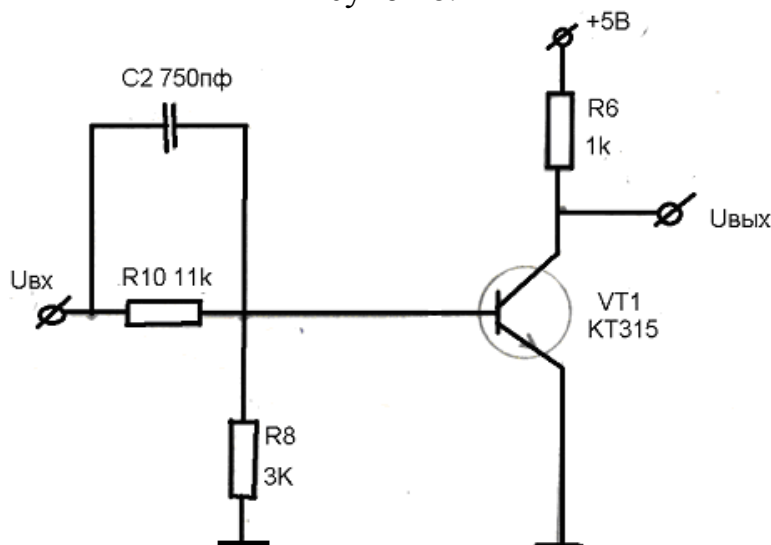


Рисунок 6.13

15. Выполнить пп. 11, 12 и 13.

16. Что можно отметить? С установкой конденсатора C_2 и резистора R_8 быстродействие ключа резко повысилось. Это связано с тем, что снизилось время t_{3c} перехода ключа из закрытого состояния в открытое, но особенно резко уменьшилось время $t_{3ф}$ перехода ключа из открытого состояния в закрытое.

Ускорение процесса перехода ключа из закрытого состояния в открытое и близкое к насыщенному происходит потому, что разряженный конденсатор C_2

сначала имеет малое переходное сопротивление и шунтирует резистор R10. Ток базы при этом сравнительно велик и транзистор быстро переходит в состояние, близкое к насыщенному. При достаточно малой постоянной времени задержки ($\tau_{зар} = C2 \cdot R8$) через время t , равное $t \approx 3 \cdot \tau_{зар}$, конденсатор почти полностью зарядится, а базовый ток уменьшится до величины, необходимой для удержания транзистора на грани насыщения. При уменьшении входного напряжения конденсатор начинает разряжаться, обеспечивая ток, достаточный для быстрого рассасывания носителей в базе и запираания транзистора.

17. Обратите внимание на осциллограмму напряжения на базе транзистора (на расширителях 8 и 9). По отрицательной составляющей сигнала можно отметить значительную величину постоянной времени разряда $\tau_{разр}$ емкости C2.

Очевидно, чем меньше $\tau_{разр}$, тем быстрее транзистор сможет переключаться, тем выше будет быстродействие ключа. Один из путей уменьшения $\tau_{разр}$ состоит в снижении величины сопротивления $R_{разр}$ (в нашем случае это R8). Но уменьшая R8, мы тем самым уменьшаем потенциал на базе транзистора во время его открывания (когда на входе ключа действует положительный перепад напряжения). Это может привести к тому, что транзистор не будет входить в состояние насыщения. Убедимся в сказанном. Возьмем вместо $R8 = 3$ кОм резистор $R3 = 330$ Ом. Что получим? Транзистор либо не входит в насыщение либо (если он вошел) выходит из насыщения до окончания действия импульса на входе ключа. Следовательно, такой путь не приемлем. Попытаемся решить нашу задачу такой модификацией схемы рис. 6.14.

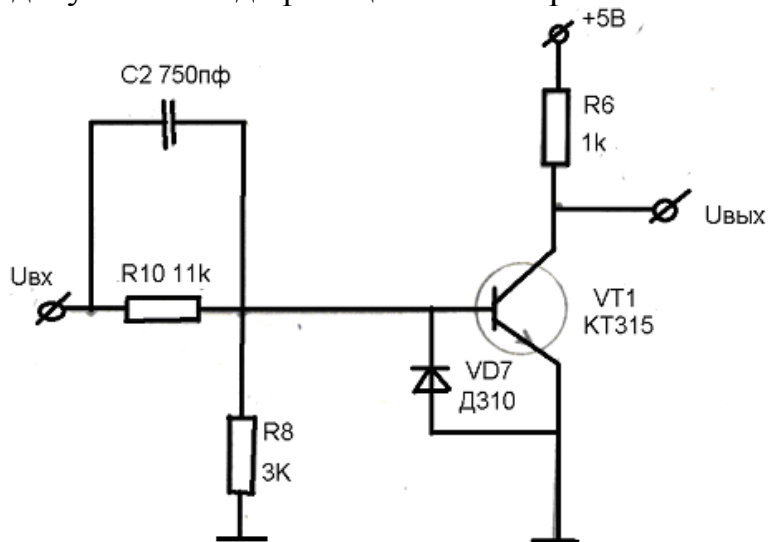


Рисунок 6.14

Для реализации такой модификации на стенде можно использовать импульсный диод Д310 (VD6–VD10). катод которого подключается к расширителю 9, а анод – к лог. "0". Включить блок питания.

18. Посмотрим импульсы на базе транзистора (расширители 8 и 9). Можно отметить, что отрицательный выброс стал намного меньше и, кроме того, постоянная времени разряда емкости C2 сильно уменьшилась. Чем это объяс-

нить? Тем, что в данном случае $R_{разр} = R8 \parallel R_{до}$, т. е. сопротивление $R_{разр}$, через которое осуществляется разряд емкости, равно по величине параллельно включенным резистору $R8$ и сопротивлению $R_{до}$ открытого диода.

$$R_{разр} = (R8 \cdot R_{до}) / (R8 + R_{до}) \approx R_{до} \ll R8.$$

Установка диода между базой и эмиттером транзистора имеет и другое достоинство, диод предотвращает пробой эмиттерного перехода транзистора, имеющего малое допустимое пробивное напряжение $U_{эб}$.

Итак, мы сконструировали быстродействующий транзисторный ключ, в котором предусмотрена защита от пробоя эмиттерного перехода транзистора.

19. Выключить блок питания и демонтировать схему, собранную на стенде.

6.3 КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Что такое транзистор?
2. Типы транзисторов.
3. Перечислить схемы подключения биполярного транзистора.
4. Перечислить режимы работы транзистора и дать их характеристику.
5. Дать объяснение характеристикам вход-выход транзистора.
6. Чем характеризуется состояние отсечки и насыщения транзистора?
7. Какова роль форсирующей емкости?
8. Зная, что
 - критерий насыщения: $V \cdot I_b \geq E_k / R_k$;
 - в насыщенном состоянии $I_b \approx E^* / R_b$;
 - где E^* - амплитуда «входного сигнала»;
 - в схеме рис. 6.5 транзистор входит в насыщение при $R_b = R_{10} = 11 \text{ кОм}$, $R_k = R_b = 1 \text{ кОм}$;
 - определить, войдет ли в насыщение этот транзистор при $R_b = 3 \text{ кОм}$ и $R_k = 330 \text{ Ом}$.

ЛАБОРАТОРНАЯ РАБОТА № 8

Тема. Монтаж и исследование логических схем.

Цель работы: исследование базовых элементов диодной и диодно-транзисторной логики – ЗИЛИ, ЗИ, ЗИ-НЕ.

8.1 ТЕОРЕТИЧЕСКАЯ ЧАСТЬ

Логический сигнал – два возможных значения, два возможных состояния:

- Логический ноль – ноль напряжения.
- Логическая единица – +5В.

В большинстве систем входной сигнал – напряжение (положительное или отрицательное).

Отрицательная логика – оперирует с отрицательным видом сигнала (логический ноль – +5В, логическая единица – 0В).

В зависимости от используемых элементов их классифицируют по способу изготовления:

- Электромагнитная катушка.
- Диоды. Диодная логика (ДЛ).
- Диоды + транзисторы. Диодно-транзисторная логика (ДТЛ).
- Транзисторно-транзисторная логика (ТТЛ). Повышения быстродействия ТТЛ приводит к эмиттерно-связной логике (ЭСЛ) и транзисторно-транзисторной логике Шоттке (ТТЛШ).
- МОП логика, МДП логика.
- Комплементарные (дополняющие друг друга).

Логические схемы делятся на:

- комбинационной называется логическая схема, состояния выходов которой однозначно определяется состоянием их входов в данный момент времени;
- последовательными (автоматами) схемами называются схемы, в которых состояния выхода зависят не только от значений входа в данный момент времени, но и от комбинации значений входов в определенные моменты в прошлом (кнопочный выключатель – схема с памятью (помнит свое предыдущее состояние)).

В этой работе нам предстоит исследование логических схем, выполненных на диодах и транзисторах. Вы уже знаете, что логическая схема предназначена для реализации заданной логической функции. Напомним, что логическая функция $Y = F(X_i)$ имеет только два значения: $Y = 0$ или $Y = 1$, поэтому ее называют булевой функцией. Аргументы X_i логической функции также имеют только два значения $X_i = 0$ или $X_i = 1$, которые можно задавать с помощью элементов коммутации с двумя устойчивыми состояниями. Такими элементами являются тумблеры, кнопки, переключатели и т. п.

Рассмотрим элементы коммутации, используемые в стенде. Начнем изучение с тумблера. На электрических схемах тумблер изображается следующим образом рис. 8.1.

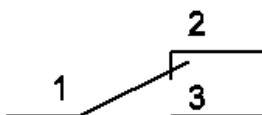


Рисунок 8.1 – Схема переключающего тумблера

Тумблер в зависимости от положения рычажка осуществляет коммутацию (соединение) цепи 2 либо цепи 3 с цепью 1.

На стенде установлено 12 тумблеров типа МТ1 либо ТП1-2, которые входят в состав блока переключателей. Тумблеры с номерами SA11, SA12 не подключены к другим цепям. Все контакты этих тумблеров выведены на лицевую сторону печатной платы стенда. Для тумблера SA11 номера контактов обозначены так 11, 12, 13. Для тумблера SA12 номера контактов обозначены так: 14, 15, 16.

Тумблеры типа МТ1 с номерами SA1-SA10 подключены рис. 8.2.

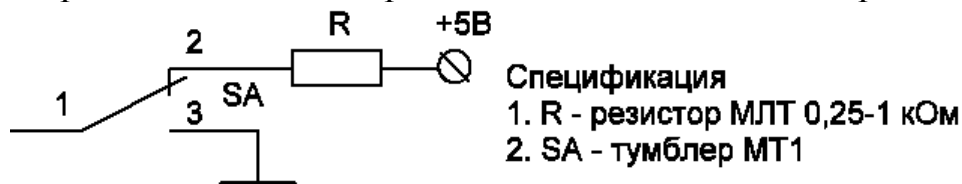


Рисунок 8.2 – Схема подключения тумблера в стенде

Первые контакты тумблеров МТ1 выведены на лицевую сторону печатной платы стенда и подключены к штырям, которые пронумерованы в соответствии с порядковым номером: каждого тумблера. Положение рычажка тумблера "вниз" задает на первом контакте тумблера низкий уровень напряжения (~0В); положение рычажка тумблера "вверх" задает на первом контакте высокий уровень напряжения.

Из сказанного выше сделаем важный практический вывод: для задания с помощью i -го тумблера или переключателя ($1 \leq i \leq 10$) значение аргумента исследуемой логической функции следует соединить перемычкой вход логической схемы с i -ым штырьком блока переключателей.

Кроме тумблеров на стенде для ввода информации имеются четыре кнопки типа КМ1-1 (рис. 8.3).

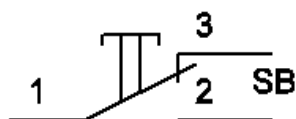


Рисунок 8.3 – Кнопка КМ1-1

На стенде кнопки входят в состав блока формирователей сигналов без дребезга и подключены в соответствии с рис. 8.4.

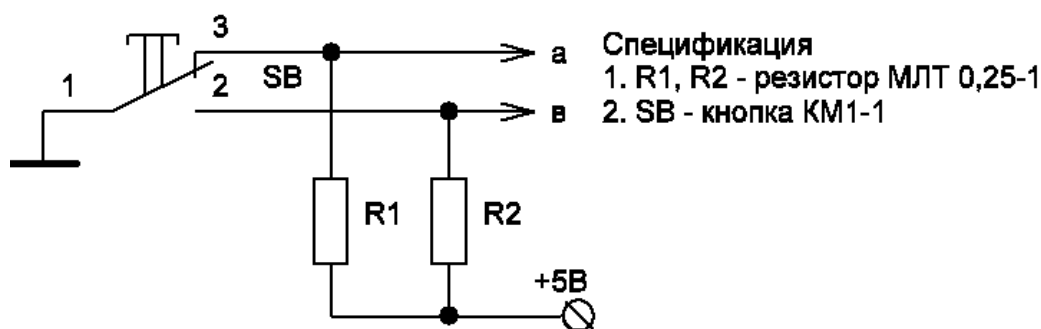


Рисунок 8.4 – Подключение КМ1-1 на стенде

Положение кнопки "отжато" задает потенциал ~ 0 В (лог. "0") в точке "а"; положение кнопки "нажато" задает потенциал 0 В (лог. "0") в точке "в".

Примечание. В некоторых вариантах стендов в блоке формирователей сигналов без дребезга вместо кнопки КМ1-1 используются переключатели П2К без фиксации. Такие переключатели полностью идентичны кнопкам.

8.2 ПОРЯДОК ВЫПОЛНЕНИЯ РАБОТЫ

1. Исследовать логическую схему, представленную на рис. 8.5.

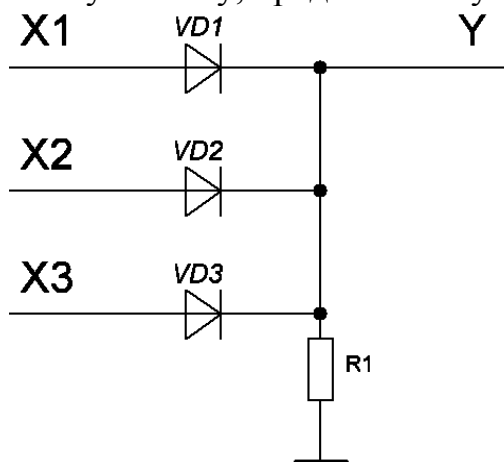


Рисунок 8.5

Исследование логической схемы состоит в определении вида логической функции, реализуемой этой схемой. Для определения вида логической функции необходимо знать значения логической функции $Y = F(X_i)$ для всевозможных комбинаций значений аргументов X_i . Эти значения заносятся в таблицу, называемую таблицей истинности. Для логической функции от трех аргументов X_1, X_2, X_3 таблица истинности (табл. 8.1).

Таблица 8.1

	X ₁	X ₂	X ₃	Y
1	0	0	0	0
	0	0	1	1
	0	1	0	0
	0	1	1	1
	1	0	0	0
	1	0	1	1
	1	1	0	0
	1	1	1	1

Исследование схемы рис. 8.5 применительно к стенду выполняется на следующей схеме – рис. 8.6.

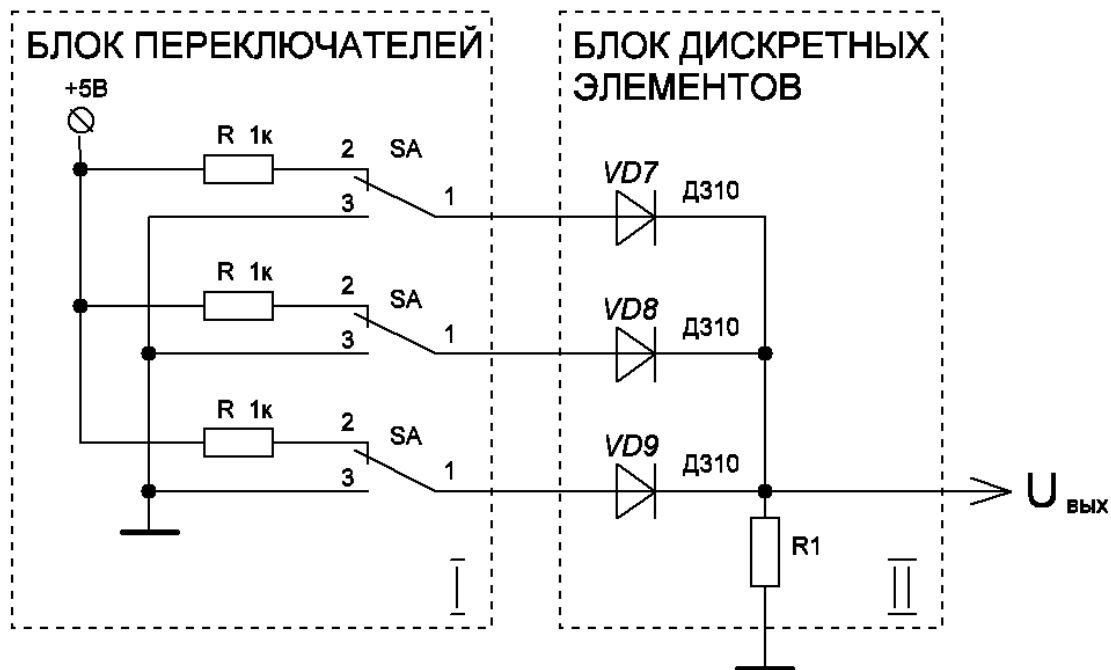


Рисунок 8.6

Часть этой схемы, заключенная в пунктирный прямоугольник I, уже смонтирована в стенде. Причем первые контакты тумблеров MT1 SA1 ÷ SA10 соединены на блоке переключателей со штырьками, промаркированными 1-10 соответственно. Вам надлежит смонтировать остальную часть схемы рис. 8.6. Точнее, следует:

- выбрать тумблеры (переключатели) и соединить перемычками указанные выше соответствующие им штырьки с анодами диодов VD7 ÷ VD9;
- выбрать расширитель, на котором соединить катоды диодов VD7 ÷ VD9 и вывод резистора R8;
- другой вывод резистора R8 подключить к лог. "0".

2. К пульту управления стенда приклеить (или приложить) бумажный шаблон, на котором под органами управления (тумблерами, кнопками, переключателями) указать задаваемые ими аргументы логической функции.

3. Тестером проверить отсутствие короткого замыкания ("КЗ") между клеммами приборными XS2-1 и XS2-2. В случае отсутствия ("КЗ") включить блок питания +5 В.

4. Задавая тумблерами (переключателями) значения аргументов логической функции в соответствии с табл. 8.1, тестером замерить напряжение на выходе исследуемой логической схемы. Помня о выбранной нами системе кодировки:

- низкий уровень напряжения (~ 0 В) соответствует лог. "0",
- высокий уровень напряжения ($\geq +2,4$ В) соответствует лог. "1", записать в табл.8.1 в виде 0 либо 1 значение логической функции.

5. Сделать вывод о виде логической функции, реализуемой исследуемой схемой.

6. Выключить блок питания. Демонтировать схему.

7. Исследовать логическую схему, представленную на рис. 8.7.

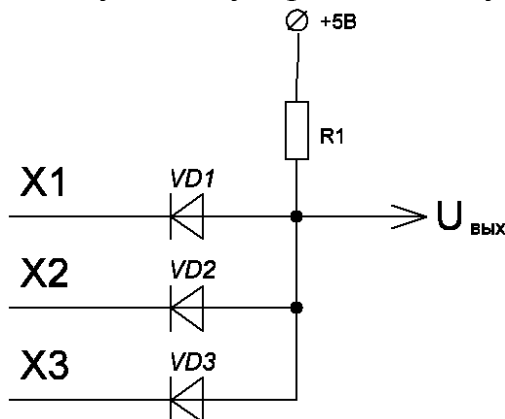


Рисунок 8.7

8. Для исследования схемы рис. 8.7 собрать применительно к стенду схеме рис. 8.8.

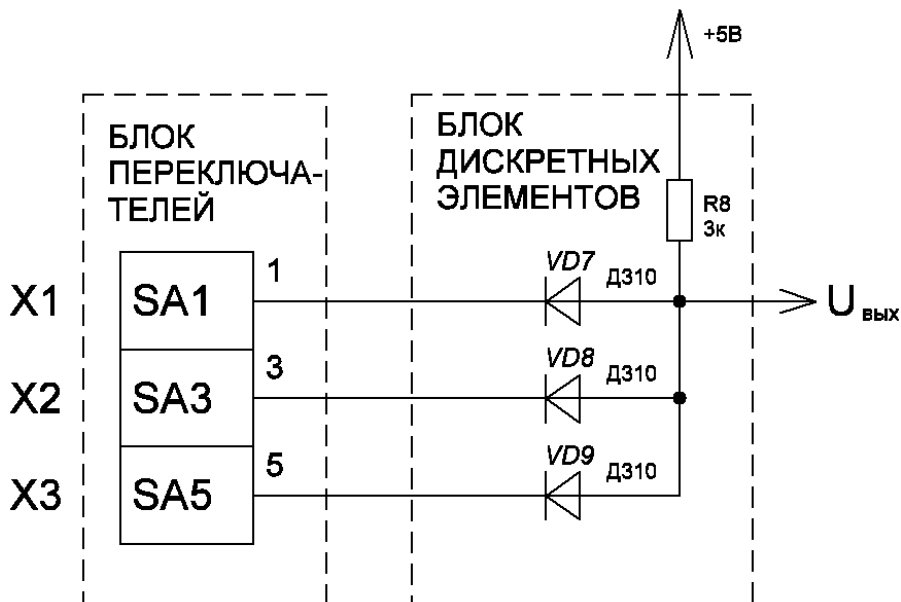


Рисунок 8.8

9. Для смонтированной схемы последовательно выполнить пп. 2 ÷ 6, после чего перейти к следующему заданию.

Перед тем, как перейти к следующему вопросу исследования, отметим важное обстоятельство, связанное с работой транзисторного ключа. В лабораторной работе №6 мы рассматривали транзисторный ключ вида – рис. 8.9.

При положительном напряжении E_b , равном $E_b \approx 0В$ и действующем на входе ключа, транзистор в зависимости от величины R_b и от индивидуальных его характеристик (в частности, от коэффициента усиления по току) может находиться в закрытом или приоткрытом состоянии.

Если транзистор закрыт, то $I_k \approx 0$ и $U_k = E_k - I_k \cdot R_k \approx E_k$. Если транзистор приоткрыт, то через него протекает малый коллекторный ток, а поэтому $U_k = E_k - I_k \cdot R_k < E_k$. В транзисторном же ключе транзистор должен работать в импульсном режиме, т.е. находиться либо в состоянии отсечки, либо в состоянии

насыщения. Для обеспечения строгого состояния отсечки необходимо сместить эмиттерный переход в обратном направлении. Так как $U_{\text{э}} = 0$ то сместить эмиттерный переход транзистора n-p-n-типа в обратном направлении можно, подав на базу транзистора малое отрицательное смещение, то есть, модернизировав схему ключа следующим образом – рис. 8.10.

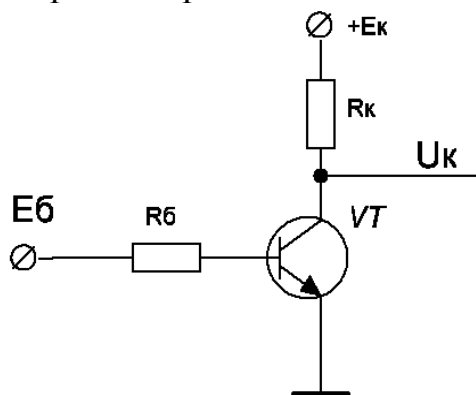


Рисунок 8.9

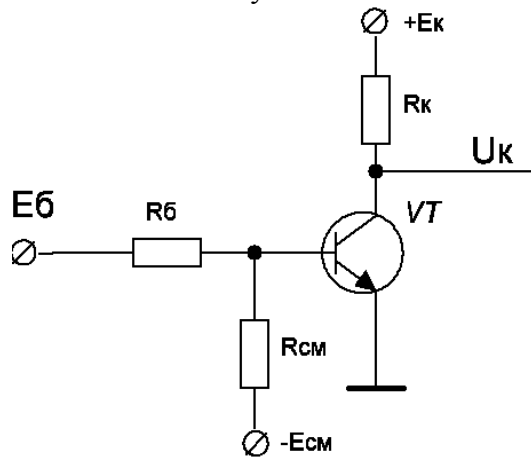


Рисунок 8.10

Здесь отрицательное смещение на базе задается делителем из сопротивлений $R_{\text{б}}$ и $R_{\text{см}}$, поэтому при действии на входе ключа положительного напряжения $E_{\text{б}}$, близкого к 0 В, ($E_{\text{б}} \approx 0\text{В}$), на базе транзистора будет отрицательный потенциал относительно эмиттера и, следовательно, транзистора n-p-n-типа будет надежно закрыт. Следовательно, $I_{\text{к}} \approx 0$, поэтому $U_{\text{к}} \approx E_{\text{к}}$. Если напряжение $E_{\text{б}}$ будет положительным и достаточно большим по величине для того, чтобы ввести транзистор в состояние, близкое к насыщению, то $I_{\text{к}} \approx I_{\text{кн}}$ и, следовательно, $U_{\text{к}} \approx 0$.

Рассматривая транзисторный ключ как логическую схему, можно отметить, что он работает как инвертор, т. е. как логическая схема НЕ. Действительно, если низкому (нулевому) и высокому уровню напряжения поставить в соответствие значение логического нуля (лог. "0") и логической единицы (лог. "1"), то подавая на вход ключа лог. "0", на выходе получаем лог. "1" и наоборот.

Рассмотрим работу логической схемы рис. 8.11 при условии, что логическому нулю (лог. "0") соответствует низкий уровень напряжения $U(0) \approx 0\text{В}$, а логической единице (лог. "1") - высокий уровень напряжения $U(1)$.

Предварительно отметим, что путем расчета резисторов R_1 , R_6 , $R_{см}$ при заданных напряжениях $+E$ и $-E_{см}$ напряжение в точке А (U_a) выбирается таким ($U_a = U^*$), чтобы транзистор VT_1 был в состоянии, близком к насыщенному, при условии, что через диоды $VD_1 \div VD_3$ протекает ток, т. е. катоды их не подключены.

Будем считать, что уровень лог. "1" не меньше таким образом определенной величины напряжения в точке А, т. е. $U(1) \geq U^*$.

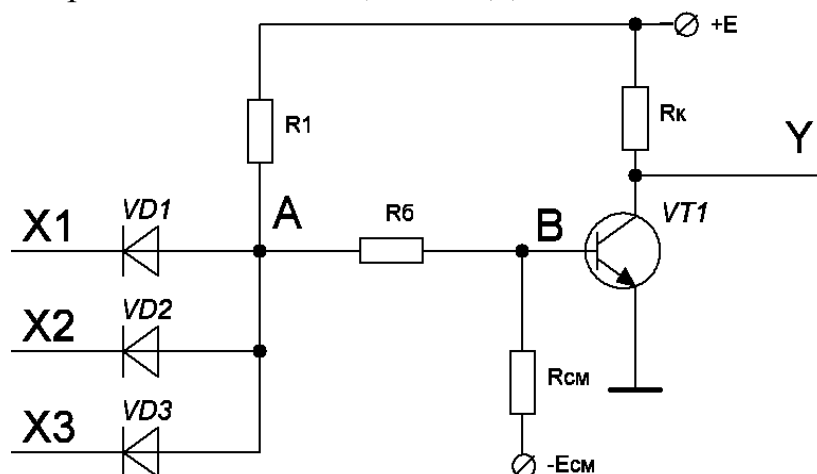


Рисунок 8.11

Пусть все три аргумента логической функции, реализуемой схемой рис. 8.11, имеют единичные значения, т.е. $X_1 = X_2 = X_3 = 1$. В выбранной системе кодировки это означает, что на катодах диодов $VD_1 \div VD_3$ будут напряжения высокого уровня $U(1)$. В силу принятого нами условия $U(1) \geq U^*$ $VD_1 \div VD_3$ будут закрыты, следовательно, величина напряжения в точке А (U_a) останется неизменной, равной $U_a = U^*$. Поэтому в точке В будет положительное напряжение и транзистор VT_1 будет в состоянии, близком к насыщенному. Из лабораторной работы № 5 известно, что в насыщенном состоянии напряжение коллектор – эмиттер $U_{кэ} \approx 0В$. Так как $U_{кэ} = U_k - U_э$ и $U_э = 0В$, то $U_k \approx 0В$. Напряжение на коллекторе VT_1 является выходным напряжением нашей схемы. Учитывая принятую систему кодировки, можно сказать, что на выходе логический ноль (лог. "0").

Вывод 1: подавая на входы логической схемы рис. 8.1 все лог."1", на ее выходе получили лог."0".

Рассмотрим работу схемы рис. 8.11 в том случае, если хотя бы один из аргументов логической функции, реализуемой этой схемой, имеет нулевое значение. Например, пусть $X_1 = 0$, $X_2 = X_3 = 1$. В выбранной системе кодировки это означает, что на катоде диода VD_1 будет напряжение низкого уровня $U(0)$, а на катодах диодов VD_2, VD_3 будут напряжения высокого уровня $U(1)$. В этом случае по цепи " $+E-R_1-VD_1$ " потечет ток, и напряжение в точке А станет равным:

$$U_a = U(0) + U_{д.о.}$$

где $U(0)$ – напряжение лог."0";

$U_{д.о.}$ – падение напряжения на открытом диоде.

Так как $U(0) \approx 0В$, а $U_{д.о.}$ составляет десятые доли вольта, то можно считать, что $U_a \approx 0В$. То есть напряжение в точке А понизится от уровня $U_a = U \cdot B$ до уровня $U_a \approx 0В$. Это приведет к снижению потенциала в точке В. Точнее, потенциал в точке В станет отрицательным и транзистор VT1 закроется, т.е. перейдет в состояние отсечки. Из лабораторной работы № 6 известно, что в состоянии отсечки $U_k \approx E_k$. Напряжение на коллекторе VT1 является выходным напряжением нашей схемы. Учитывая принятую систему кодировки, можно сказать, что на выходе будет логическая единица (лог."1").

Вывод 2: подавая на входы логической схемы рис. 8.11 хотя бы один лог. "0", на ее выходе получим лог. "1".

Обобщая выводы 1 и 2, можно прийти к заключению о том, что схема, представленная на рис. 8.11, реализует логическую функцию ЗИ-НЕ.

Быстродействие данной схемы в основном зависит от быстродействия транзисторного ключа. Из лабораторной работы 6 мы знаем, что для повышения быстродействия транзисторного ключа параллельно транзистору Rб следует подключить конденсатор.

Модифицируем схему рис. 8.11, а именно:

1) вместо резистора Rб установим два диода VD4, VD5 того же типа, что и VD1 ÷ VD3;

2) откажемся от использования источника – Есм.

То есть рассмотрим схему, представленную на рис. 8.12.

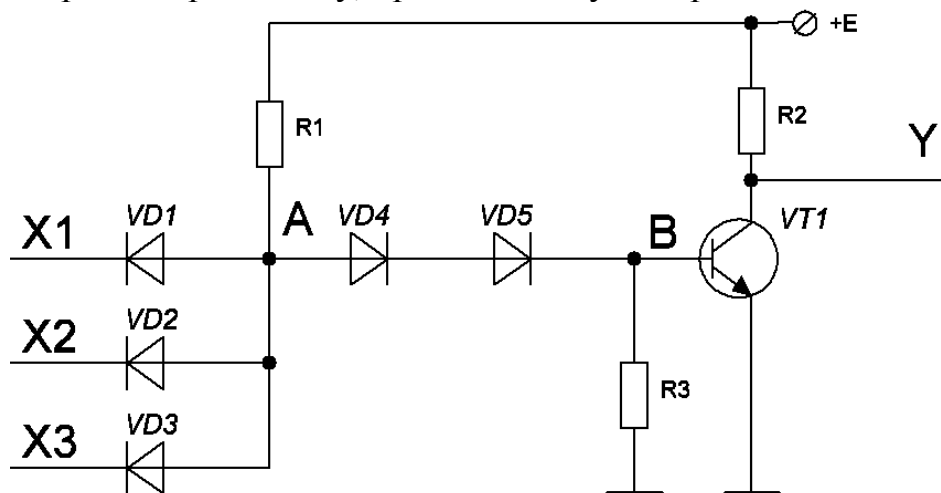


Рисунок 8.12

Обратимся еще раз к схеме рис. 8.11. Для надежного запираания транзистора VT1 необходимо увеличить величину резистора Rб с тем, чтобы уменьшить часть тока, ответвляющегося в базу транзистора VT1. Для насыщения транзистора VT1 необходимо, наоборот, уменьшать величину резистора Rб. Следовательно, сопротивление резистора Rб желательно сделать нелинейным. Такое нелинейное сопротивление имеет диод. Кроме того, известно, что эквивалентная схема диода может быть представлена рис. 8.13.

Следовательно, применительно к схеме рис. 8.12 диод эквивалентен резистору R_D и подключенному параллельно ему форсирующему конденсатору малой емкости.

Установка двух диодов в схеме рис. 8.12 вызвана стремлением надежного запирания транзистора $VT1$, так как напряжение отсечки транзистора и диода приблизительно одинаково.

Источник отрицательного напряжения смещения $-E_{см}$ в схеме рис. 8.12 исключен в целях экономии мощности, потребляемой данной схемой.

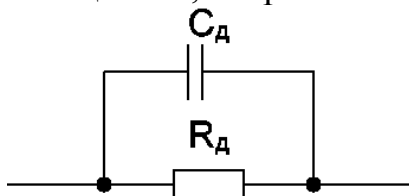


Рисунок 8.13 – Эквивалентная схема диода, где R_D – активное (омическое) сопротивление диода, C_D – емкость p-n-перехода;

для импульсных диодов эта емкость составляет единицы пикофарад.

10. Для исследования схемы рис. 8.12 собрать применительно к стенду схему рис. 8.14.

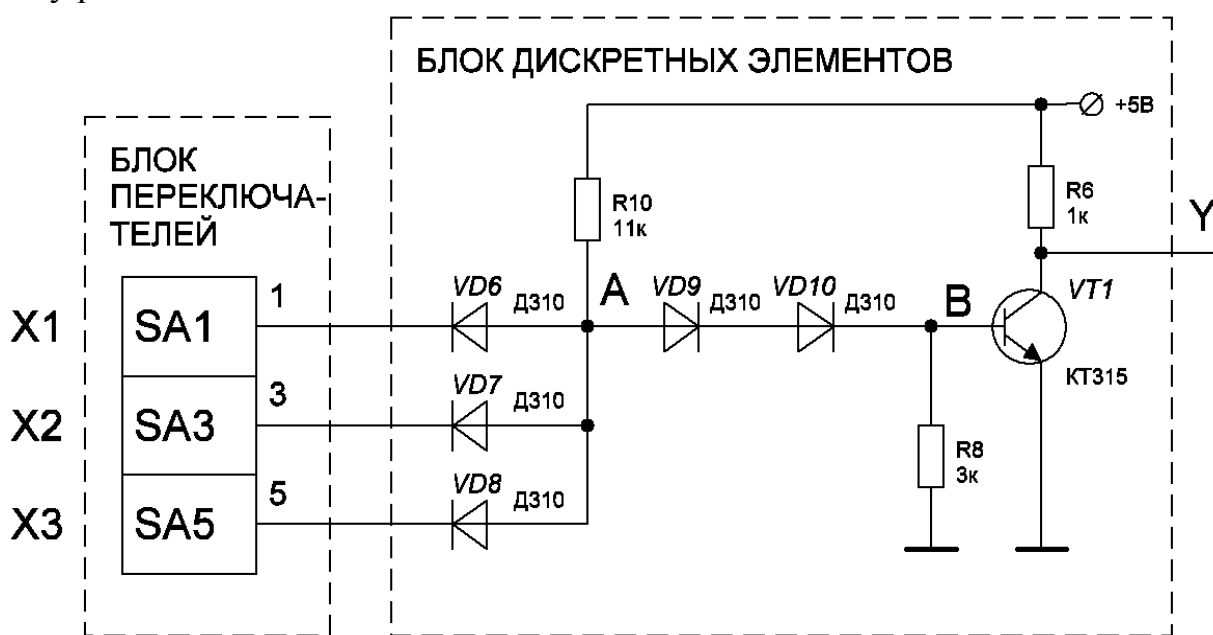


Рисунок 8.14

Перед сборкой схемы следует:

- определить номера расширителей, которые намечается задействовать,
- написать таблицу соединений для схемы рис. 8.14 с учетом выбранных расширителей.

11. После сборки схемы к пульту управления стенда приклеить (или приложить) бумажный шаблон, на котором под органами управления (тумблерами, переключателями) указать задаваемые ими аргументы логической функции.

12. Тестером проверить отсутствие короткого замыкания ("КЗ") между клеммами приборными XS2-1 и XS2-2. В случае отсутствия ("КЗ") включить блок питания +5 В.

13. Задавая тумблерами (переключателями) значения аргументов логической функций в соответствии с табл. 8.2, тестером замерить напряжение в точках А, В и на выходе схемы рис. 8.14. Помня о выбранной нами системе кодировки:

- низкий уровень напряжения соответствует логическому нулю (лог. "0");
- высокий уровень напряжения ($\geq +2,4В$) соответствует логической единице (лог. "1"), записать в табл. 8.2 в виде 0 либо 1 значения логической функции.

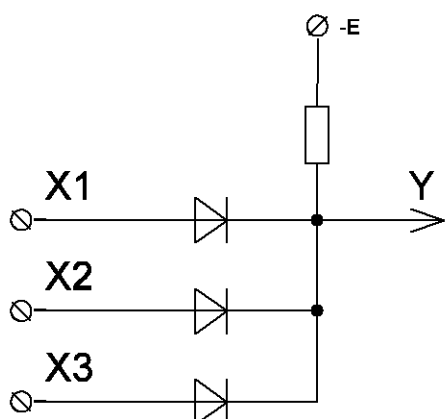
Таблица 8.2

X1	X2	X3	Y	U _{ВЫХ}	U _В	U _А
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	0	0				
1	0	1				
1	1	0				
1	1	1				

14. Сделать вывод о виде логической функции, реализуемой исследуемой схемой. Выключить блок питания +5В. Схему демонтировать

8.3 КОНТРОЛЬНЫЕ ВОПРОСЫ.

1. В чем состоит назначение тумблера, кнопки, переключателя?
2. Какую логическую функцию реализует такая схема:



в системе кодировки

- лог."1" - 0, (В)
- лог."0" – E* (В)?

ЛАБОРАТОРНАЯ РАБОТА № 10

Тема. Исследование RS-триггера

Цель: исследовать RS-триггера на дискретных элементах; исследовать не синхронизируемый и синхронизируемый RS–триггер на интегральных микросхемах.

10.1 ТЕОРЕТИЧЕСКАЯ ЧАСТЬ

Триггером называется устройство, обладающее двумя состояниями устойчивого равновесия и способное под воздействием внешнего управляющего сигнала переходить скачком из одного состояния в другое.

В цифровых устройствах триггер используется в качестве элемента, запоминающего информацию в виде двоичных цифр: 0 или 1.

Рассмотрим схему триггера на дискретных элементах рис. 10.1.

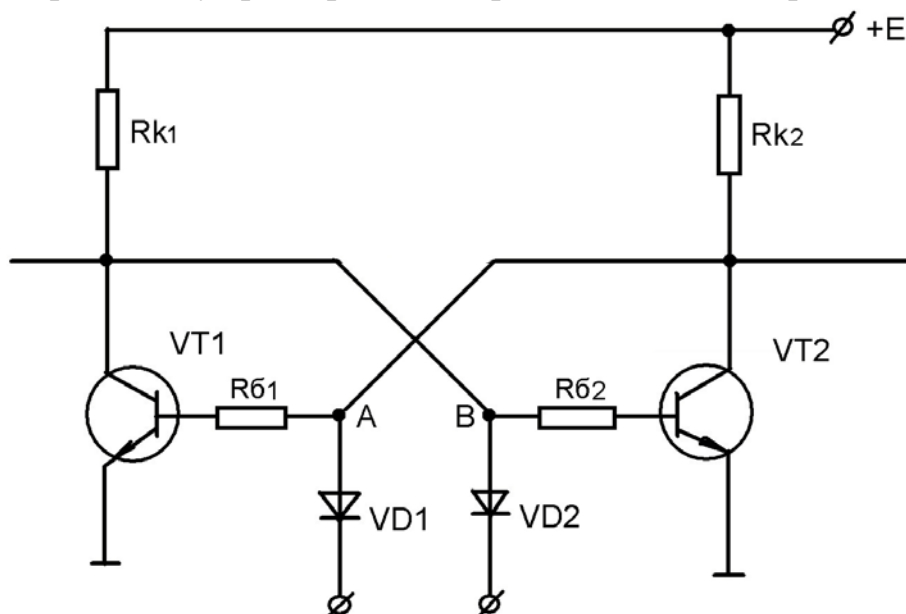


Рисунок 10.1 – RS-триггер на дискретных элементах

Элементы R61, VT1 и Rk1 образуют одно плечо триггера; элементы R62, VT2 и Rk2 образуют другое плечо триггера.

Для триггера характерно наличие обратной связи между выходом одного плеча и входом другого.

Представим, что элементы схемы рис.10.1, а именно Rk1, Rk2, R61 и R62 выбраны так, что данная схема имеет два устойчивых состояния. Пусть VT1 находится в состоянии, близком к насыщенному, т. е. VT1 открыт и на его коллекторе $\approx 0\text{В}$. Следовательно, в точке В потенциал $\approx 0\text{В}$, а поэтому VT2 закрыт, и на его коллекторе потенциал $\approx +\text{Е}$. Такое состояние будет продолжаться до тех пор, пока на входах (на катодах VD1 и VD2) будут достаточно большие положительные потенциалы U^* либо на катоде VD1 – положительный потенциал

U^* , а на катоде VD2 – потенциал $\approx 0В$. Пусть на катоде VD1 потенциал изменится от U^* до $0В$, а на катоде VD2 потенциал останется или станет равным $+U^*$. Это приведет к тому, что потенциал точки А упадет приблизительно до $0В$, а поэтому транзистор VT1 закроется. В процессе закрывания VT1 будет повышаться потенциал на его коллекторе и, следовательно, в точке В, в результате чего VT2 откроется.

Таким образом, при поочередной подаче потенциал ≈ 0 вольт на входы триггера, последний переходит из одного устойчивого состояния в другое.

Схему рис. 10.1 можно представить следующим образом рис. 10.2

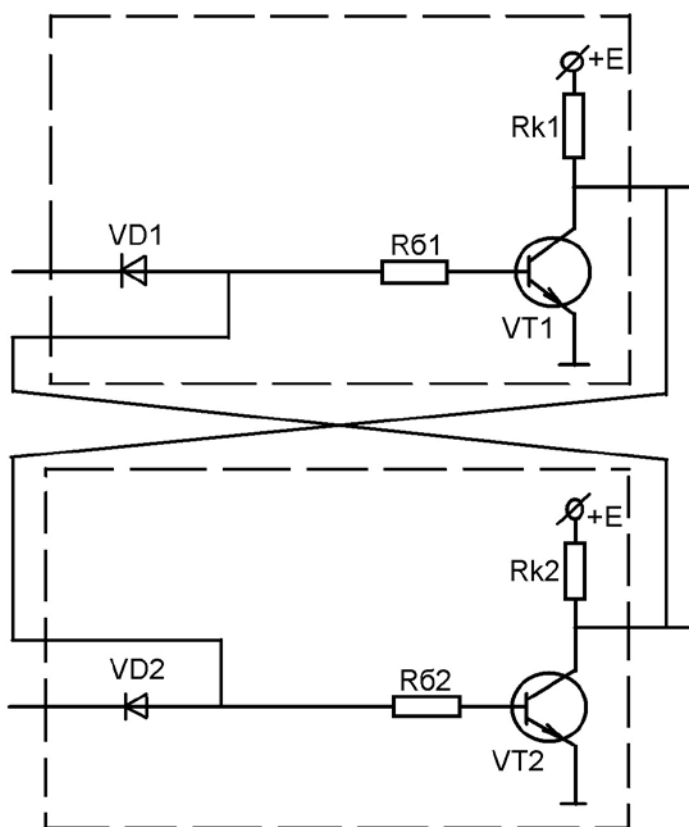


Рисунок 10.2

В системе кодировки: лог. "1" – $+U^*В$, лог. "0" – $\approx 0В$. Каждая из схем, заключенных в пунктирный прямоугольник, реализует логическую функцию 2И-НЕ. Следовательно, электрическая схема триггера, отраженного на рис. 10.1 и 10.2, эквивалентна логической схеме рис. 10.3.

Составим таблицу истинности для схемы рис.10.3.

Одновременная подача двух нулей на X1 и X2 запрещена, так как неизвестно, в какое состояние установится триггер после их одновременного снятия.

Таблица 10.1 – Таблица истинности триггера

X1	X2	Y1	Y2
0	1	1	0
1	0	0	1
1	1	прежнее состояние	
0	0	-	-

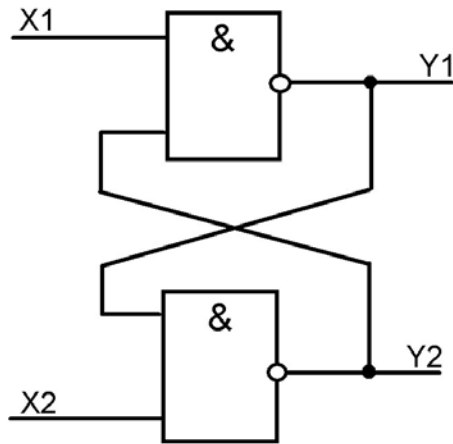


Рисунок 10.3 – RS-триггер на логических элементах И-НЕ

Триггер с такой логической схемой называют RS-триггером (R и S – первые буквы английских слов reset и set, означающих установку нулевого и единичного состояния соответственно).

На схемах RS-триггер, установка которого осуществляется логическим «0» (как в нашем случае), изображается следующим образом – рис. 10.4.

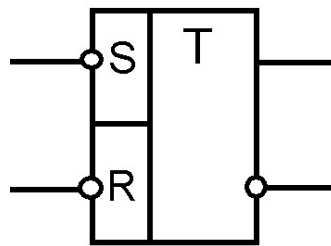


Рисунок 10.4 – Обозначение RS-триггера

Входы R и S называются установочными, а выходы — единичным и нулевым. На нулевой выход указывает наличие "о" (кружочка). Состояние триггера определяется по его единичному выходу. Таким образом, если на вход R (рис. 10.4) поступит лог. "0", то триггер установится в "0". Если на вход S поступит лог. "0", то триггер установится в "1".

На рис. 10.3 представлен простейший RS-триггер. Такой триггер используется для устранения дребезга контактных датчиков информации, в частности, тумблеров, кнопок и т. п.

Рассмотрим такое применение RS-триггера. Представим себе, что с помощью переключателя (например, кнопки типа КМ1-1) следует выдать в цепь только один лог. "0" либо только одну лог. "1". Это можно сделать с помощью схемы рис. 10.5.

Однако в момент нажатия возможны вибрации коммутирующего элемента как около контакта 3, так и около контакта 2. Следовательно, в цепи, связанные с этими контактами, пойдут пачки импульсов различной длительности. Это нежелательно, так как последующая схема может воспринять их как отдельные сигналы, которые могут нарушить работу устройства. Исключить эти отрицательные эффекты можно с помощью RS-триггера (рис. 10.6).

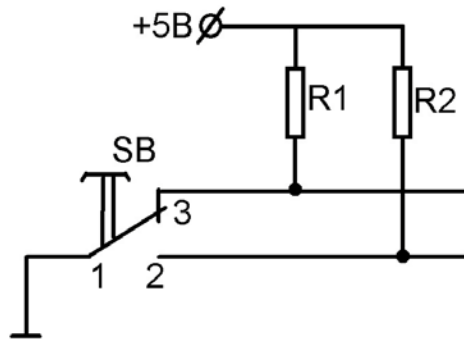


Рисунок 10.5 – Схема формирования логического сигнала

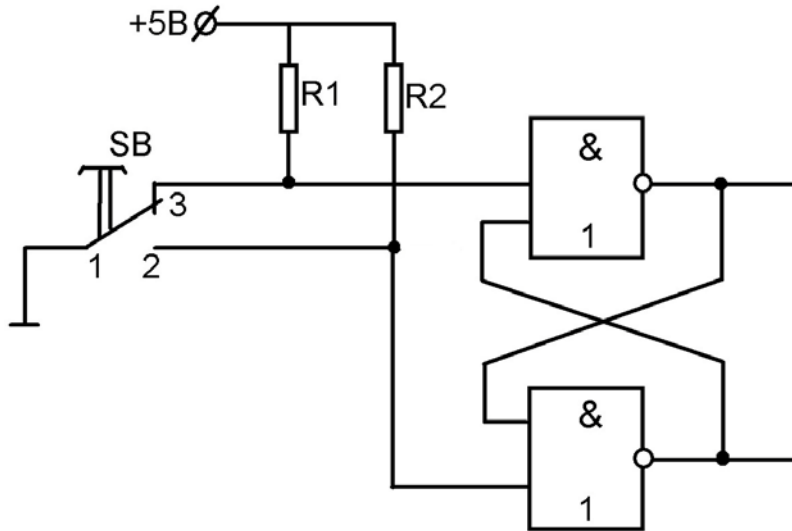


Рисунок 10.6 – Схема формирования логического сигнала без дребезга

Поясним с помощью временной диаграммы (рис. 10.7) работу представленной на рис. 10.6 схемы устранения дребезга.

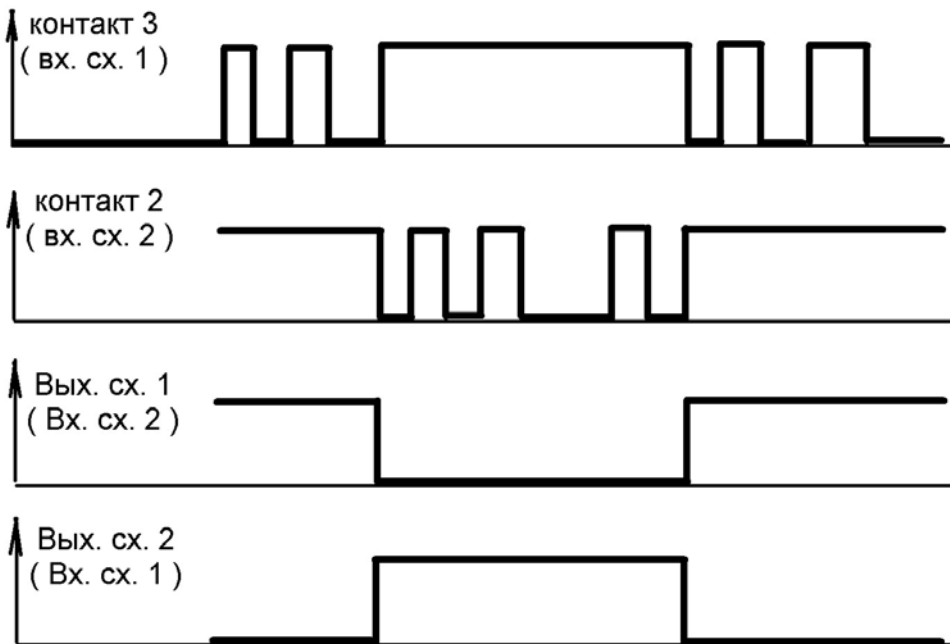


Рисунок 10.7 – Временная диаграмма схемы без дребезга

Таким образом, использование RS-триггера позволяет сформировать в результате нажатия кнопки только один сигнал, т. е. исключитьдребезг кнопки.

В процессе конструирования цифровых устройств используются и более сложные триггеры, занесение информации в которые осуществляются по тактовым (стробирующим) сигналам. Примером таких триггеров является синхронизируемый RS-триггер, D-триггер, JK-триггер и т. д.

Рассмотрим синхронизируемый RS-триггер рис. 10.8.

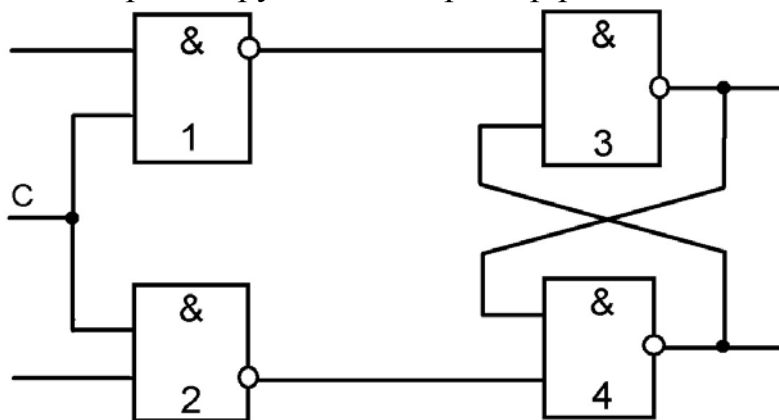


Рисунок 10.8 – Синхронизируемый RS-триггер на И-НЕ элементах

На схемах 3 и 4 собран RS-триггер, запись информации в который осуществляется по синхроимпульсам, на вход схем 1-2. При отсутствии синхроимпульса (на С-входе – лог. «0») на выходах схем 1 и 2 будет лог. «1» и следовательно, триггер сохранит прежнее состояние.

10.2 ПОРЯДОК ВЫПОЛНЕНИЯ РАБОТЫ

1. Начертить схему электрическую принципиальную триггера в соответствии с рис. 10.1. Использовать спецификацию в соответствии с табл. 10.2.

Таблица 10.2 – Выбор дискретных элементов

Элемент на схеме рис. 10.1	Элемент на стенде
Rk1	R5 = 1 kOm
Rk2	R6 = 1 kOm
Rб1	R9 = 11 kOm
Rб2	R10 = 11 kOm
VD1	VD7 (Д310)
VD2	VD9 (Д310)
VT1	VT1 (КТ315)
VT2	VT2 (КТ315)

2. Определить номера и число расширителей в расчете на то, чтобы можно было подключить выходы триггера к входам блока индикации 1 к контактам А1 и А2.

3. Написать таблицу соединений.

4. Смонтировать триггер по таблице соединений.

5. Тестером проверить правильность монтажа схемы и отсутствие короткого замыкания ("КЗ") между клеммами приборными XS2-1 и XS2-2. В случае отсутствия "КЗ" включить блок питания +5В.

6. Составить для данного триггера таблицу истинности. На входы триггера подавать низкий уровень от штыря лог. «0» и (или) высокий уровень от штыря лог. «1».

7. Выключить блок питания. Демонтировать схему.

8. Начертить схему электрическую принципиальную, предназначенную для исследования RS-триггера, построенного на ИС К155ЛА3.

Схема должна учитывать:

а) управление триггером от тумблеров или переключателей из числа SA1-SA10;

б) подключение выхода триггера, определенного как единичный, к блоку индикации 1 к контакту А1;

в) подключение выхода триггера, определенного как нулевой, к блоку индикации 1 к контакту В1;

В процессе разработки схемы ориентироваться на приложение Б.

9. Определить номера и число используемых расширителей.

10. Написать таблицу соединений.

11. Смонтировать схему по таблице соединений.

12. Тестером проверить правильность монтажа схемы и отсутствие короткого замыкания ("КЗ") между клеммами приборными XS2-1 и XS2-2. В случае отсутствия "КЗ" включить блок питания +5В.

13. Составить для данного RS-триггера таблицу истинности.

14. Найти неисправность, внесенную в схему преподавателем.

15. Выключить в блок питания. Демонтировать схему.

16. Начертить схему электрическую принципиальную, предназначенную для исследования синхронизируемого RS-триггера (рис. 10.8), построенного на ИС К155ЛА3.

Схема должна учитывать:

а) подачу синхроимпульса от блока формирователей сигналов без дребезга, от одного из контактов К1-К4, электрически связанных с кнопками или переключателями SB1-SB4 соответственно;

б) задание информации от тумблеров или переключателей SA1-SA10;

в) подключение выхода триггера, определенного как единичный, к блоку индикации 1 к контакту А1;

г) подключение выхода триггера, определенного как нулевой, к блоку индикации 1 к контакту В1.

17. Определить номера и число используемых расширителей.

18. Написать таблицу соединений.

19. Смонтировать схему по таблице соединений.

20. Тестером проверить отсутствие ("КЗ") между клеммами приборными XS2-1 и XS2-2 . В случае отсутствия "КЗ" включить блок питания +5В.

21. Составить для данного синхронизируемого RS-триггера таблицу истинности.

22. Выключить блок питания, демонтировать схему. Привести в рабочее место.

10.3 КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Что такое триггер?
2. Назвать типы триггеров.
3. Объяснить работу триггера построенного на дискретных элементах.
4. Какова логическая структура не синхронизируемого и синхронизируемого RS-триггера?
5. Какая таблица истинности RS-триггера?

ЛАБОРАТОРНАЯ РАБОТА № 12

Тема. Исследование универсального сдвигающего регистра на ИС155ИР13

Цель работы: изучить назначение и принцип работы счетчиков и регистров, построенных на ИС 155 серии.

12.1 ТЕОРЕТИЧЕСКАЯ ЧАСТЬ

Регистры – это устройства, которые предназначены для приема, промежуточного хранения и передачи информации, представленной в виде двоичного кода (слова). Каждому разряду двоичного кода соответствует определенный разряд (ячейка памяти) регистра. С помощью регистров можно выполнять некоторые логические операции (поразрядное логическое сложение, умножение и др.), а также осуществлять операции преобразования информации из одного вида в другой (например, преобразовать последовательный код в параллельный и т. п.).

Регистр представляет собой совокупность определенным образом соединенных триггерных ячеек с устройством управления входными и выходными сигналами. Число используемых в регистре триггеров определяет его разрядность. Каждый триггер регистра может иметь прямой и инверсные выходы, что позволяет снять записанный в нем код в прямом или инверсном виде.

Важнейшим признаком классификации регистров является способ ввода-вывода информации и характер представления вводимой информации.

По способу ввода и вывода (приема и передачи) информации регистры подразделяются на параллельные, последовательные (сдвигающие и реверсивные сдвигающие) и параллельно-последовательные (универсальные). Параллельный регистр выполняет функцию записи и хранения параллельного кода.

Запись информации в такой регистр осуществляется параллельно по всем разрядам. Сдвигающий регистр выполняет функцию преобразования параллельного кода в последовательный и наоборот. Запись информации в названный регистр происходит по одному разряду путем сдвига.

Н/П: Пусть необходимо записать 3-х-разрядный сдвигающий регистр со сдвигом вправо код «0101». В этом случае на информационный вход регистра подают младший (первый справа) разряд («1») и затем формируют синхроимпульс (вход записи С). При этом «1» запишется в позицию старшего (четвертого) разряда. Затем на информационный вход регистра подают второй справа разряд числа («0») и затем формируют синхроимпульс. При этом, так как регистр обеспечивает сдвиг вправо, то «1» из позиции старшего разряда (четвертого) перейдет в позицию третьего разряда, а в позицию четвертого разряда регистра запишется «0». Процесс записи информации в регистр можно представить на временной диаграмме на рис. 12.1.

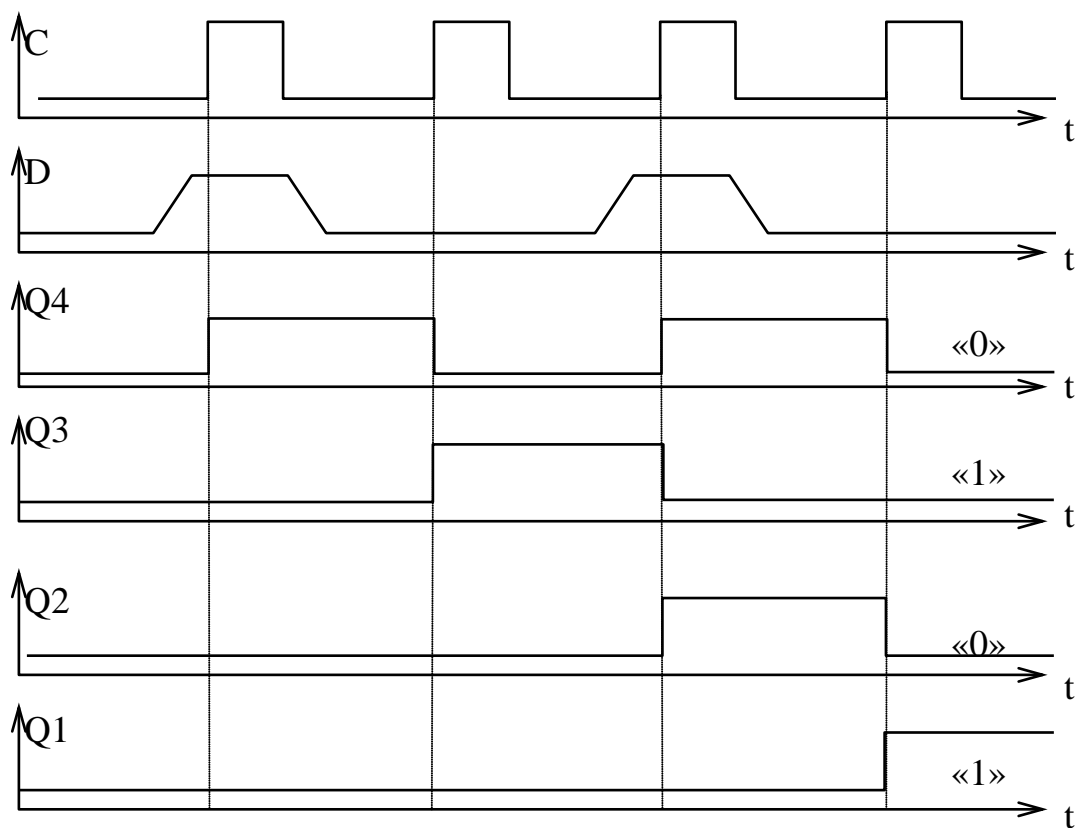


Рисунок 12.1 – Временная диаграмма работы сдвигающего регистра.

С – синхровход, D – информационный вход, Q4 – позиция старшего разряда регистра со сдвигом вправо, Q1 – позиция младшего разряда

Бывают сдвигающие регистры со сдвигом вправо, влево, а также со сдвигом вправо и влево. Такие регистры называются реверсивными сдвигающими. Также существуют и универсальные сдвигающие регистры, представляющие собой синтез параллельного регистра и реверсивного сдвигающего регистра.

По характеру представления вводимой и выводимой информации регистры делят на однофазные и парафазные. В однофазных регистрах информация

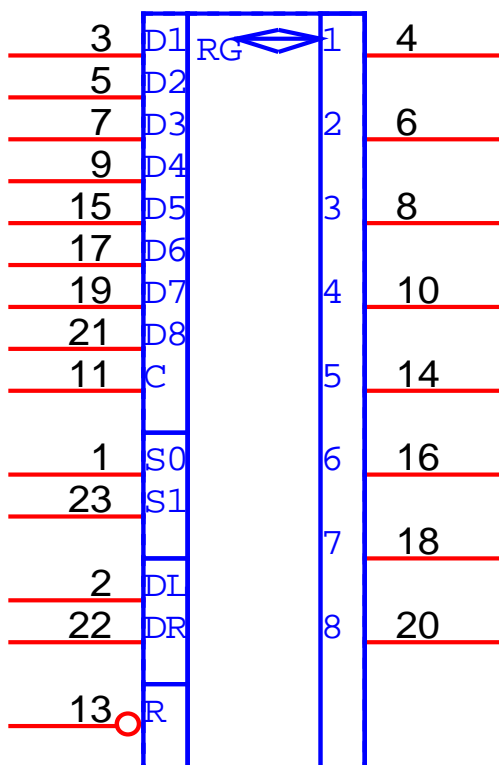
вводится в прямом или обратном (инверсном) кодах, а в парафазном – одновременно в прямом и обратном. Вывод информации из регистров обоих типов может осуществляться как в прямом, так и в обратном кодах.

Регистры можно классифицировать также по числу тактов управления при записи и по виду выполняемых операций над словами.

По числу тактов регистры подразделяются на одноктактные, двухтактные и многотактные. Число тактов определяется типом используемых в регистре триггеров.

По виду выполняемых операций над словами различают регистры для приема, передачи и сдвига информации.

В данной работе исследуем работу 8-ми-разрядного регистра, выполненного на одной ИС К155ИР13 средней степени интеграции. Изображение данного регистра на принципиальной электрической схеме показано на рис. 12.2.



Запись информации в регистр осуществляется в параллельном или в последовательном коде. В первом случае используются входы D1-D8. Во втором случае используются входы DL и DR. Вход DR последовательного сдвига вправо (от 8-го разряда к 1-му); он используется для последовательной (поразрядной) записи числа, начиная с младших разрядов. Вход DL последовательного сдвига влево (от 1-го разряда к 8-му); он используется для последовательной (поразрядной) записи числа, начиная со старших разрядов. Занесение информации в регистр выполняется по синхроимпульсу (по фронту), поступающему на вход С.

Рисунок 12.2 – Условное обозначение ИС К155ИР13

Считывание информации с регистра происходит в параллельном коде. Вход R используется для установки регистра в «0» (сброс). Входы S0 и S1 являются управляющими; они задают режим работы регистра (табл. 12.1).

Таблица 12.1 – Установка режимов работы

Режим работы	S1	S0
хранение	0	0
сдвиг влево	0	1
сдвиг вправо	1	0
запись	1	1

Для обозначения выводов регистров приняты следующие обозначения:

- обозначение информационных входов начинается с буквы «D»;
- обозначение управляющих входов, задающих режим работы ИС, начинается с буквы «S»;
- входы установки обозначаются буквами R (установка в «0») и S (установки в «1»);
- обозначение стробирующего входа начинается буквой «C».

12.2 ПОРЯДОК ВЫПОЛНЕНИЯ РАБОТЫ

1. При выполнении лабораторной работы собрать схему изображенную на рис. 12.3.
2. Включить источник питания. Проверить сигнализацию «КЗ». При наличии «КЗ» отключить источник питания и устранить неисправность в схеме.
3. По R-входу установить регистр в «0».
4. В соответствии с табл. 12.1 по входам S0 и S1 задать режим «сдвиг вправо».
5. Занести в регистр DR-входу двоичное число «01101011». Ввод кода необходимо производить следующим образом:
 - на DR установить значение младшего (первого справа) разряда числа;
 - затем на входе C сформировать синхроимпульс и т. д.В результате произойдет перемещение информации в регистре, изображенное на рис. 12.4.
6. В соответствии с табл. 12.1 по входам S0 и S1 задать режим «сдвиг влево».
7. Занести в регистр по DL-входу двоичное число «10011010». Ввод начинают со старшего разряда.
8. В соответствии с табл. 12.1 по входам S0 и S1 задать режим «запись».
9. Записать по синхроимпульсу число «10011010», установленное на информационных входах, в параллельном коде в регистр.
10. Выключить блок питания. Разобрать схему.

12.3 КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Что такое регистр? Классификация регистров.
2. Виды записи информации в регистр.
3. В чем заключается универсальность регистра?
4. Режимы работы регистра на ИС К155ИР13.

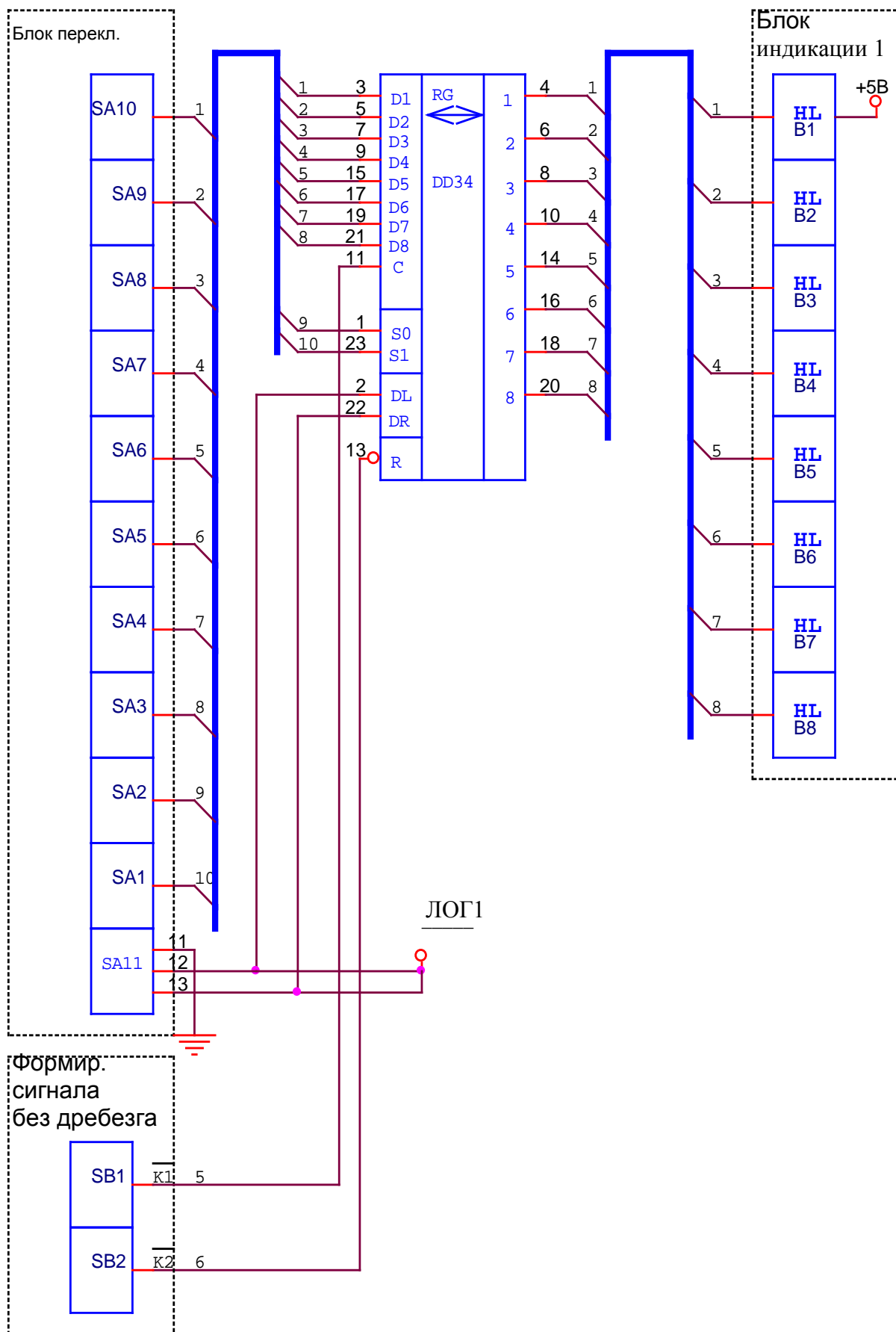


Рисунок 12.3 – Схема для исследования ИС К155ИР13

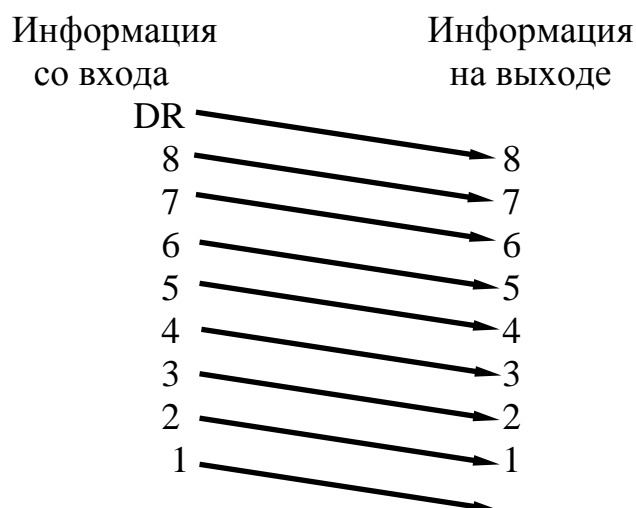


Рисунок 12.4 – Запись информации в регистр со сдвигом вправо

ЛАБОРАТОРНАЯ РАБОТА № 14

Тема. Исследование шифратора 8–3. Преобразователи кодов

Цель работы: исследование 4-х-разрядного селектора 2–1 с тремя состояниями на ИС К555КП11.

14.1 ТЕОРЕТИЧЕСКАЯ ЧАСТЬ

Шифратором называется логическая схема, в общем случае содержащая $K = 2^n$ входов, n выходов и преобразующая сигнал на одном из входов в соответствующий код на выходных шинах.

Шифраторы широко используются в устройствах ввода ЭВМ (в пультах управления) для кодирования символов.

Логiku работы шифратора на 8 входов и 3 выхода (шифратор 8–3) можно представить следующей таблицей истинности.

Таблица 14.1 – Таблица состояний шифратора 8–3

Входы								Выходы		
X7	X6	X5	X4	X3	X2	X1	X0	Y2	Y1	Y0
0	0	0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	0	1	0	0	0	1
0	0	0	0	0	1	0	0	0	1	1
0	0	0	1	0	0	0	0	1	0	0
0	0	1	0	0	0	0	0	1	0	1
0	1	0	0	0	0	0	0	1	1	0
1	0	0	0	0	0	0	0	1	1	1

Исходя из табл. 14.1, можно записать логические функции, реализуемые каждым выходом шифратора:

$$Y_0 = X_1 \vee X_3 \vee X_5 \vee X_7;$$

$$Y_1 = X_2 \vee X_3 \vee X_6 \vee X_7;$$

$$Y_2 = X_4 \vee X_5 \vee X_6 \vee X_7.$$

В соответствии с этими выражениями на (рис. 14.1) представлена функциональная схема шифратора 8–3.

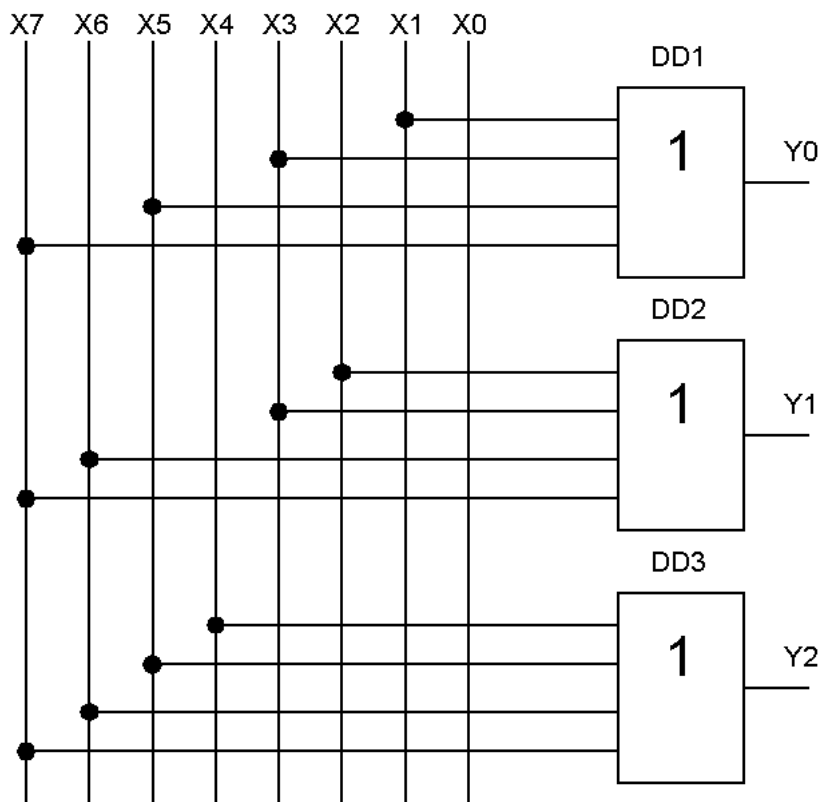


Рисунок 14.1 – Функциональная схема шифратора 8–3

В настоящее время в вычислительной технике наряду с традиционным шифратором используется шифратор приоритетов. На входах такого шифратора может появиться одновременно несколько сигналов, но предпочтение (приоритет) при кодировании отдается тому сигналу, который появился на входе более старшего разряда. Сказанное выше поясняется таблицей истинности шифратора приоритетов (табл. 14.2).

Данная таблица говорит о том, что приоритет при шифрации отдается сигналу, появившемуся на входе более старшего разряда. Например, пусть на входах X7, X6 нет сигналов (в данном случае – лог. "0"), а на входе X5 появился сигнал (лог. "1"), то независимо от информации на входах X4, X3, X2, X1, X0 на выходах шифратора будет код, соответствующий входу X5, т.е. "101". В табл. 14.2 символ "X" означает любую информацию: лог. "0" либо лог. "1".

Таблица 14.2 – Таблица истинности шифратора приоритетов 8–3

Входы								Выходы		
X7	X6	X5	X4	X3	X2	X1	X0	Y2	Y1	Y0
0	0	0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	0	1	X	0	0	1
0	0	0	0	0	1	X	X	0	1	0
0	0	0	0	1	X	X	X	0	1	1
0	0	0	1	X	X	X	X	1	0	0
0	0	1	X	X	X	X	X	1	0	1
0	1	X	X	X	X	X	X	1	1	0
1	X	X	X	X	X	X	X	1	1	1

Исходя из табл. 14.2, можно записать логические функции, реализуемые выходом шифратора приоритетов:

$$\begin{aligned}
 Y_0 &= X_1 \cdot \overline{X_2} \cdot \overline{X_3} \cdot \overline{X_4} \cdot \overline{X_5} \cdot \overline{X_6} \cdot \overline{X_7} \vee X_3 \cdot \overline{X_4} \cdot \overline{X_5} \cdot \overline{X_6} \cdot \overline{X_7} \vee X_5 \cdot \overline{X_6} \cdot \overline{X_7} \vee X_7, \\
 Y_1 &= X_2 \cdot \overline{X_3} \cdot \overline{X_4} \cdot \overline{X_5} \cdot \overline{X_6} \cdot \overline{X_7} \vee X_3 \cdot \overline{X_4} \cdot \overline{X_5} \cdot \overline{X_6} \cdot \overline{X_7} \vee X_6 \cdot \overline{X_7} \vee X_7, \\
 Y_2 &= X_4 \cdot \overline{X_5} \cdot \overline{X_6} \cdot \overline{X_7} \vee X_5 \cdot \overline{X_6} \cdot \overline{X_7} \vee X_6 \cdot \overline{X_7} \vee X_7.
 \end{aligned}$$

После минимизации этих выражений с использованием формулы

$$(a \cdot b) \vee c = (a \vee c) \cdot (b \vee c)$$

получим:

$$\begin{aligned}
 Y_0 &= X_1 \cdot \overline{X_2} \cdot \overline{X_4} \cdot \overline{X_6} \vee X_3 \cdot \overline{X_4} \cdot \overline{X_6} \vee X_5 \cdot \overline{X_6} \vee X_7, \\
 Y_1 &= X_2 \cdot \overline{X_4} \cdot \overline{X_5} \vee X_3 \cdot \overline{X_4} \cdot \overline{X_5} \vee X_6 \vee X_7, \\
 Y_2 &= X_4 \vee X_5 \vee X_6 \vee X_7.
 \end{aligned}$$

В соответствии с этими выражениями на (рис. 14.2) представлена Функциональная схема шифратора приоритетов 8–3.

Наряду с шифраторами в вычислительной технике широко используются преобразователи кодов. Преобразователь кодов – это схема, осуществляющая преобразование кода a_i из множества A в код b_i из множества B . При этом коды a_i и b_i могут быть как равной, так и разной длины.

В общем случае для построения преобразователя кодов необходимо составить логические уравнения. Покажем на примере, как это делается. Пусть требуется построить преобразователь кодов, осуществляющий преобразование кода x_i из множества X в код y_i из множества Y . Между кодами x_i и y_i существует соответствие табл. 14.3.

Таблица 14.3 – Соответствие между кодами

X2	X1	Y3	Y2	Y1
0	0	0	1	0
0	1	1	0	1
1	0	1	1	0
1	1	0	0	1

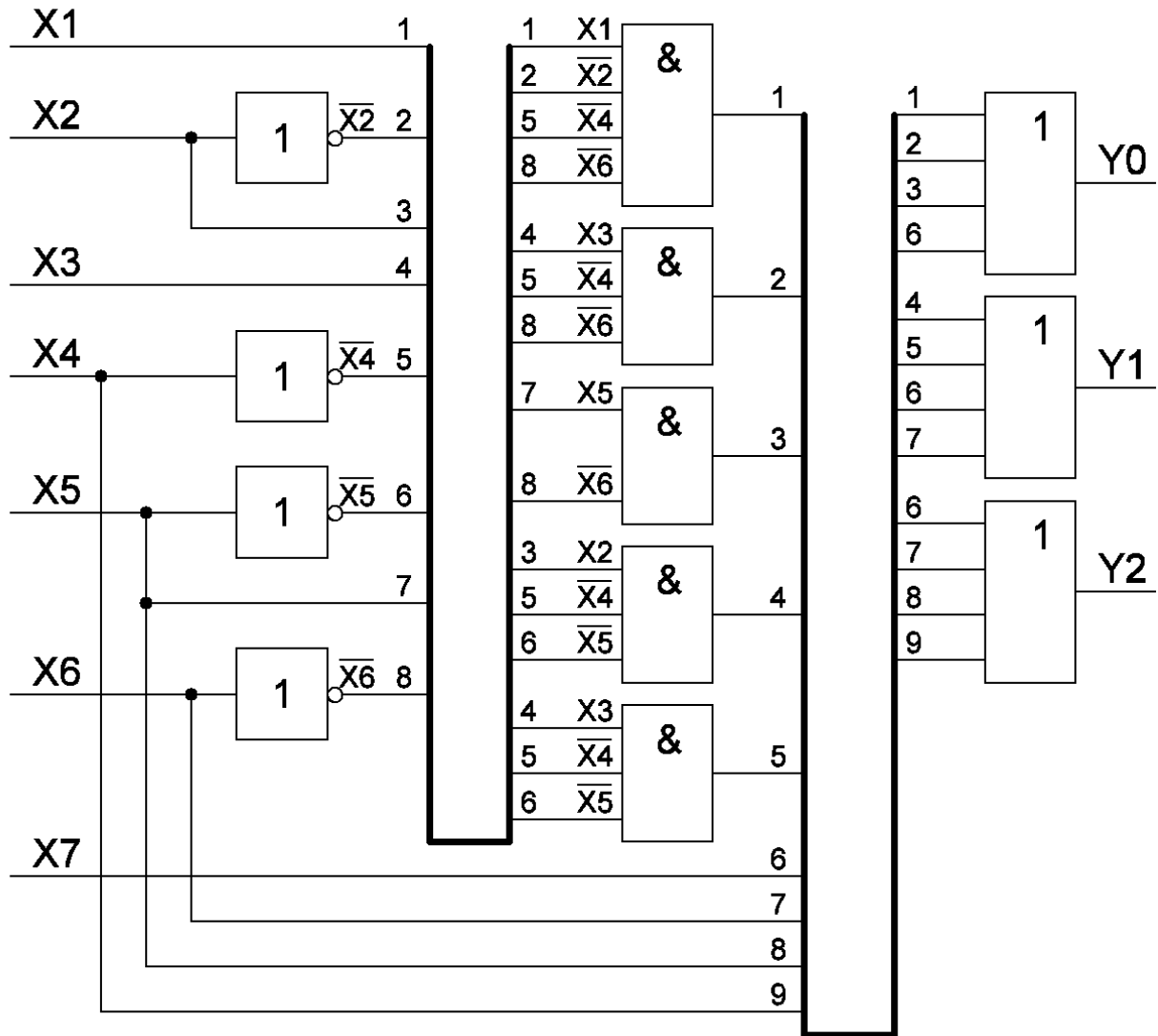


Рисунок 14.2 – Функциональная схема шифратора приоритетов 8–3

Составим логические уравнения:

$$Y1 = X1 \cdot \overline{X2} \vee X1 \cdot X2 = X1;$$

$$Y2 = \overline{X1} \cdot \overline{X2} \vee \overline{X1} \cdot X2 = \overline{X1};$$

$$Y3 = X1 \cdot \overline{X2} \vee X1 \cdot X2 = X1.$$

В соответствии с этими выражениями на рис. 14.3 представлена функциональная схема преобразователя кодов.

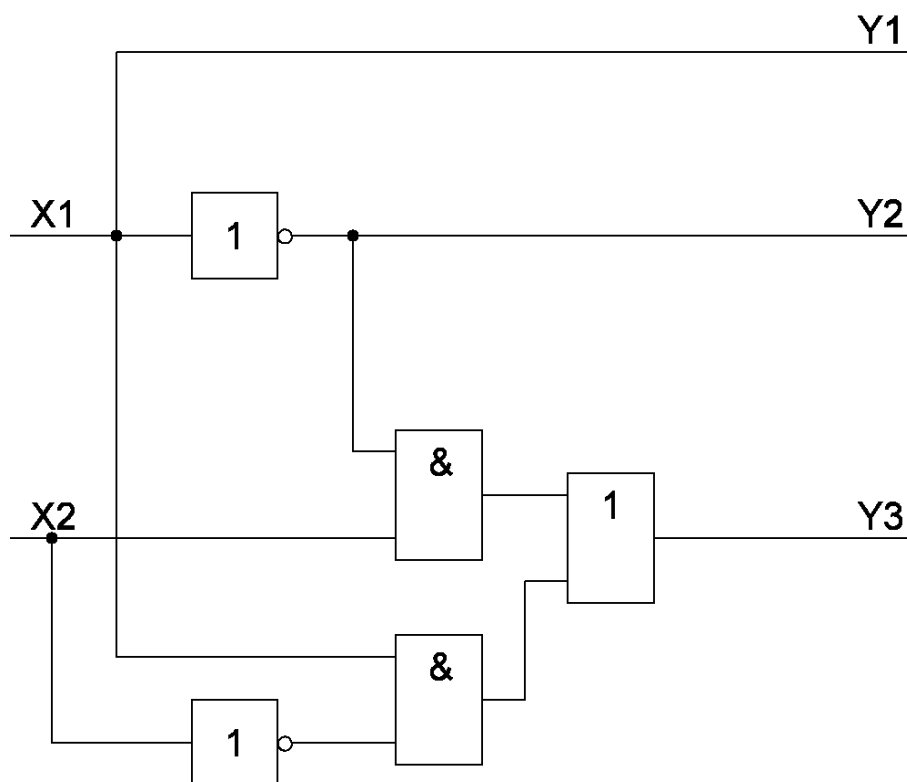


Рисунок 14.3 – Функциональная схема преобразователя кодов

Рассмотрим узлы вычислительных машин, называемые селекторами-мультиплексорами или просто мультиплексорами. Это коммутаторы, осуществляющие передачу информации от одного из нескольких входных каналов в один выходной канал. С целью такой коммутации на мультиплексор подается номер входного канала, который должен быть закоммутирован с выходным.

В данной лабораторной работе мы будем исследовать мультиплексор на ИС К555КП11. Названная ИС содержит четыре мультиплексора; каждый предназначен для коммутации одного из двух каналов в один. ИС имеет логическую структуру, представленную на (рис. 14.4). Особенность данной ИС состоит в том, что её выходы могут находиться в трех состояниях: лог. "0", лог. "1" и в состоянии высокого выходного сопротивления. Высокое выходное сопротивление на выходе ИС означает, что этот выход как бы отключается от входа последующей схемы. Состояние высокого выходного сопротивления (импеданса) задается лог. "1" на входе Е (рис. 14.4), т.е. если на входе Е установлена лог. "1", то мультиплексирование запрещено. Если на входе Е лог. "0", то мультиплексирование разрешено. В процессе мультиплексирования в зависимости от состояния входа S (т. е. от того, что на нем – лог. "0" либо лог. "1") будет считываться информация на выходы y_i из каналов A_i либо из каналов B_i соответственно.

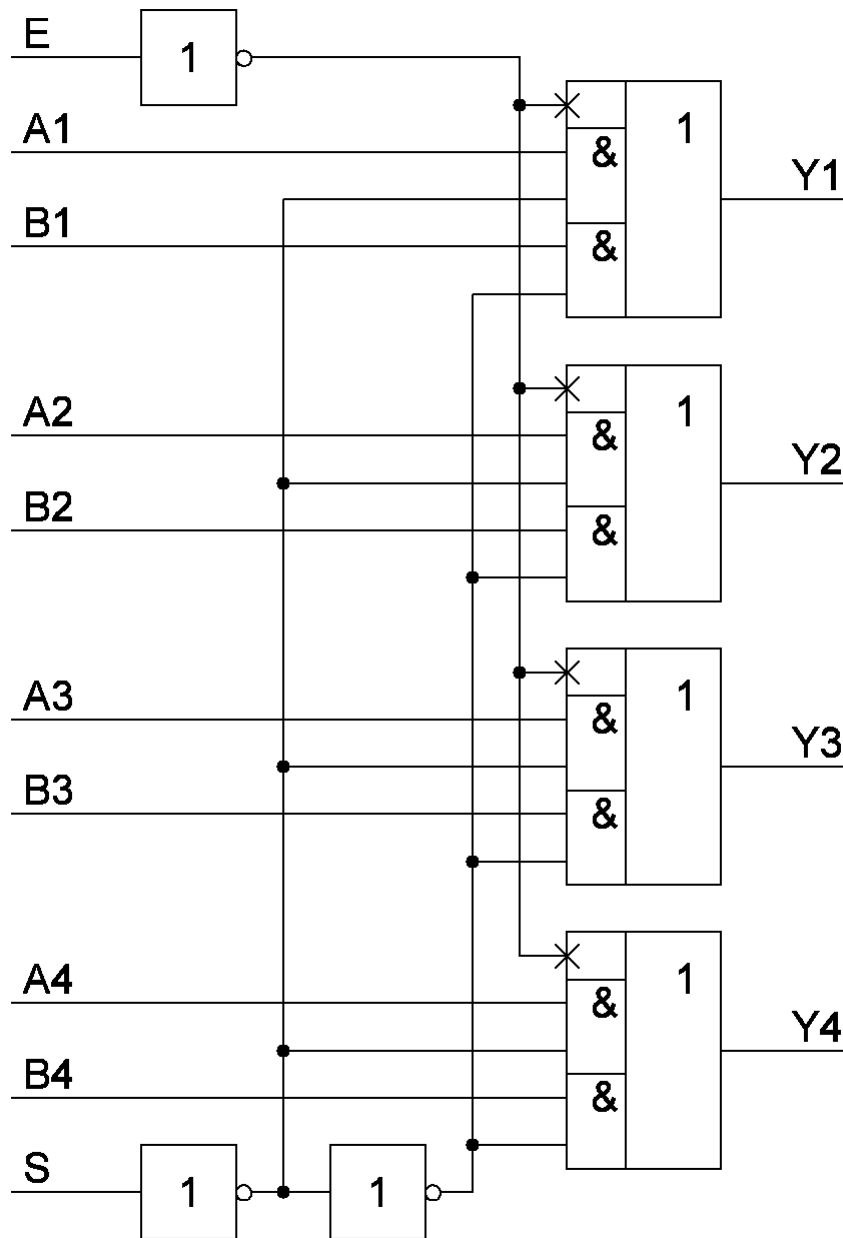


Рисунок 14.4 - Логическая структура ИС К555КП11.

Рассмотрим условное графическое обозначение и назначение выводов ИС К555КП11 (рис. 14.5).

MS-означает мультиплексор. В корпусе ИС имеется четыре мультиплексора 2–1. $A_1–A_4$ – первые (входные) каналы мультиплексора; $B_1–B_4$ – вторые (входные) каналы. Вход S – разрешение коммутации каналов A_i или B_i с соответствующими выходными каналами y_i . Вход E – выборка ИС; графика (наличие "кружочка") говорит о том, что выборка выполняется при наличии сигнала низкого уровня (лог. "0").

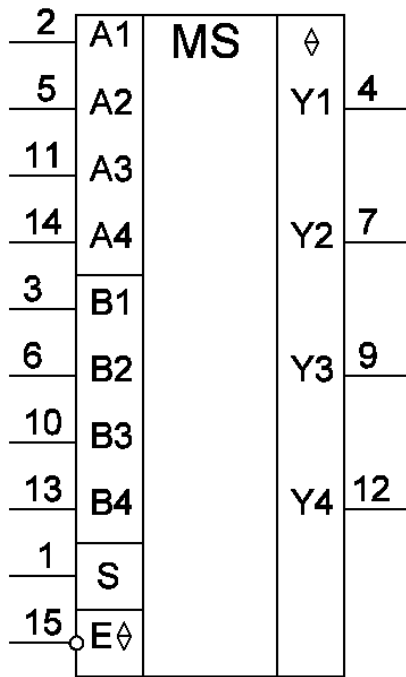


Рисунок 14.5 – Обозначение выводов ИС К555КП11

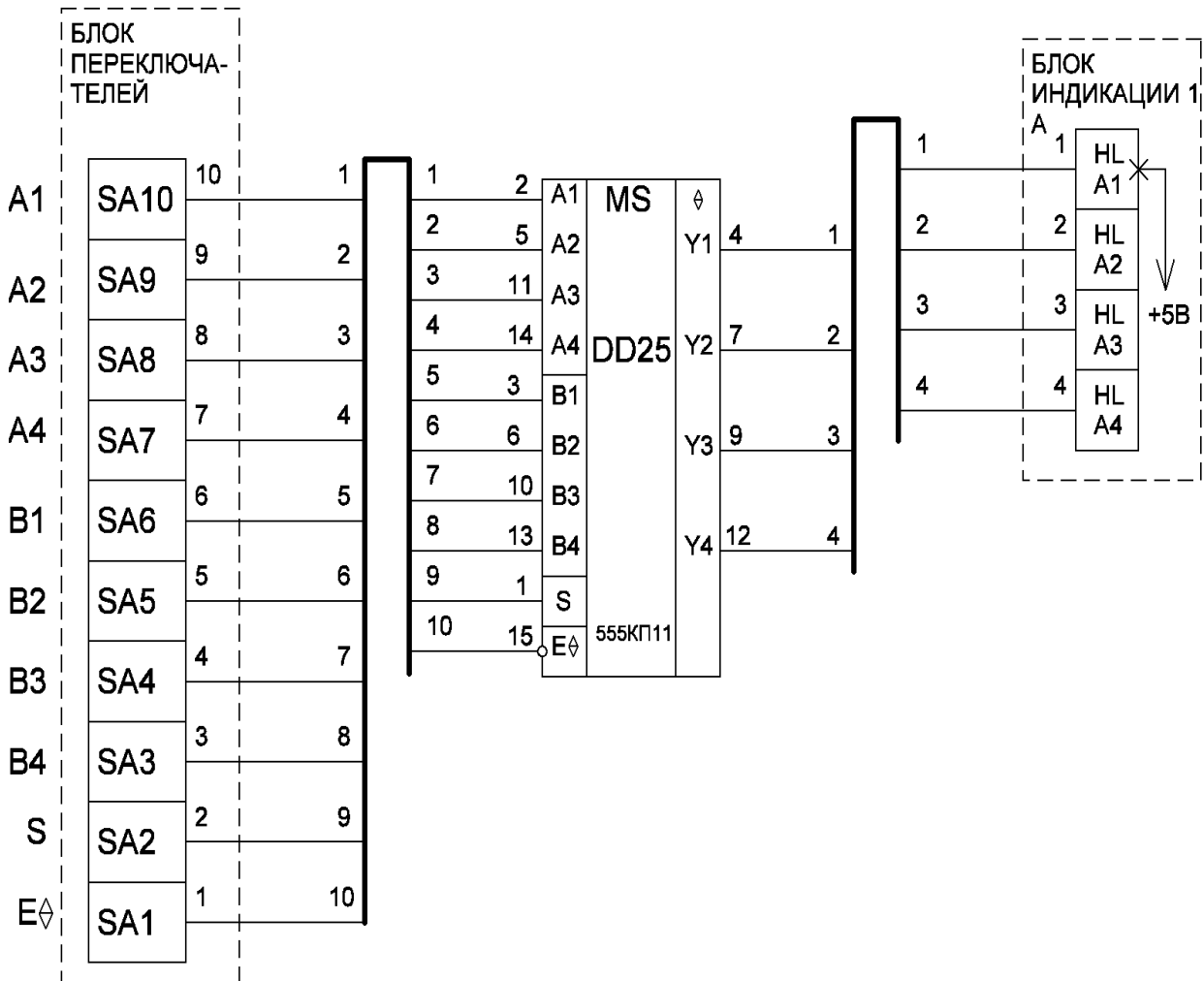


Рисунок 14.6 – Схема для исследования ИС К555КП11

14.2 ПОРЯДОК ВЫПОЛНЕНИЯ РАБОТЫ

1. Ознакомиться со схемой электрической принципиальной (рис. 14.6), предназначенной для исследования ИС К555КП11.
2. Написать таблицу соединений для схемы (рис. 14.6)
3. Смонтировать схему по таблице соединений.
4. К пульту управления стенда приклеить (или приложить) бумажный шаблон, на котором под органами управления (тумблерами, кнопками, переключателями) указать задаваемую в соответствии со схемой (рис. 14.6) для этих органов функцию.
5. Тестером проверить отсутствие короткого замыкания ("КЗ") между шинами "+5В" и "земля". При отсутствии "КЗ" включить блок питания.
6. Убедиться в том, что при $E = 0$ и $S = 0$ на выходе шины y_i происходит передача информации из каналов A_i , при $E = 0$ и $S = 1$ – из каналов B_i .
7. Убедиться в том, что при $E = 1$ и любой информации на входах S, A_i, B_i мультиплексирования не происходит.
8. Тестером измерить напряжение на выходах y_i микросхемы при $E = 1$. Это напряжение соответствует состоянию высокого выходного импеданса.
9. Найти неисправность, внесенную в схему преподавателем, после чего выключить блок питания.
10. Выключить блок питания; демонтировать схему.

14.3 КОНТРОЛЬНЫЕ ВОПРОСЫ.

1. Какая схема называется шифратором?
2. Что такое мультиплексор?
3. Как построить функциональную схему преобразователя кодов?

ЛАБОРАТОРНАЯ РАБОТА № 16

Тема. Монтаж и исследование полного 3-х-входового дешифратора построенного на ИС серии К155

Цель работы: исследование дешифратора демультиплексора 2–4 и 3–8 на К155ИД4.

16.1 ТЕОРЕТИЧЕСКАЯ ЧАСТЬ

Дешифратором называется логическая схема, преобразующая поступающий на ее входы код числа в управляющий сигнал, формируемый только на том ее выходе, номер которого соответствует поступающему на входы коду числа. Дешифраторы используются в ЭВМ для расшифровки кодов операций

из системы команд ЭВМ, для выборки необходимых ячеек запоминающих устройств и т. п.

Если n – суть количество двоичных разрядов дешифрируемого числа, то число K выходов дешифратора равно:

$$K = 2^n .$$

Работа дешифратора на три входа и $K = 2^n = 8$ выходов – описывается таблицами состояний табл. 16.1 и табл. 16.2.

Таблица 16.1 – Таблица состояний дешифратора 3–8 с прямыми выходами

Входы			Выходы							
X2	X1	X0	Y7	Y6	Y5	Y4	Y3	Y2	Y1	Y0
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

Таблица 16.2 – Таблица состояний дешифратора 3–8 с инверсными выходами

Входы			Выходы							
X2	X1	X0	Y7	Y6	Y5	Y4	Y3	Y2	Y1	Y0
0	0	0	1	1	1	1	1	1	1	0
0	0	1	1	1	1	1	1	1	0	1
0	1	0	1	1	1	1	1	0	1	1
0	1	1	1	1	1	1	0	1	1	1
1	0	0	1	1	1	0	1	1	1	1
1	0	1	1	1	0	1	1	1	1	1
1	1	0	1	0	1	1	1	1	1	1
1	1	1	0	1	1	1	1	1	1	1

Таблица состояний (табл. 16.1) соответствует дешифратору с прямыми с прямыми выходами; таблица состояний (табл. 16.2) соответствует дешифратору с инверсными выводами.

Исходя из табл. 16.2 можно записать логические функции, реализуемые дешифратором с инверсными выходами:

$$\overline{Y_0} = \overline{X_2} \cdot \overline{X_1} \cdot \overline{X_0};$$

$$\overline{Y_1} = \overline{X_2} \cdot \overline{X_1} \cdot X_0;$$

$$\overline{Y_2} = \overline{X_2} \cdot X_1 \cdot \overline{X_0};$$

$$\overline{Y_3} = \overline{X_2} \cdot X_1 \cdot X_0;$$

$$\overline{Y_4} = X_2 \cdot \overline{X_1} \cdot \overline{X_0};$$

$$\overline{Y_5} = X_2 \cdot \overline{X_1} \cdot X_0;$$

$$\overline{Y_6} = X_2 \cdot X_1 \cdot \overline{X_0};$$

$$\overline{Y_7} = X_2 \cdot X_1 \cdot X_0.$$

Исходя из табл. 16.1 можно записать логические функции, реализуемые дешифратором с прямыми выходами:

$$Y_0 = \overline{X_2} \cdot \overline{X_1} \cdot \overline{X_0};$$

$$Y_1 = \overline{X_2} \cdot \overline{X_1} \cdot X_0;$$

$$Y_2 = \overline{X_2} \cdot X_1 \cdot \overline{X_0};$$

$$Y_3 = \overline{X_2} \cdot X_1 \cdot X_0;$$

$$Y_4 = X_2 \cdot \overline{X_1} \cdot \overline{X_0};$$

$$Y_5 = X_2 \cdot \overline{X_1} \cdot X_0;$$

$$Y_6 = X_2 \cdot X_1 \cdot \overline{X_0};$$

$$Y_7 = X_2 \cdot X_1 \cdot X_0.$$

По этим логическим функциям можно построить одноступенчатые или многоступенчатые дешифраторы, функциональная схема одноступенчатого 3-х-входового дешифратора с прямыми выходами представлена на рис. 16.1.

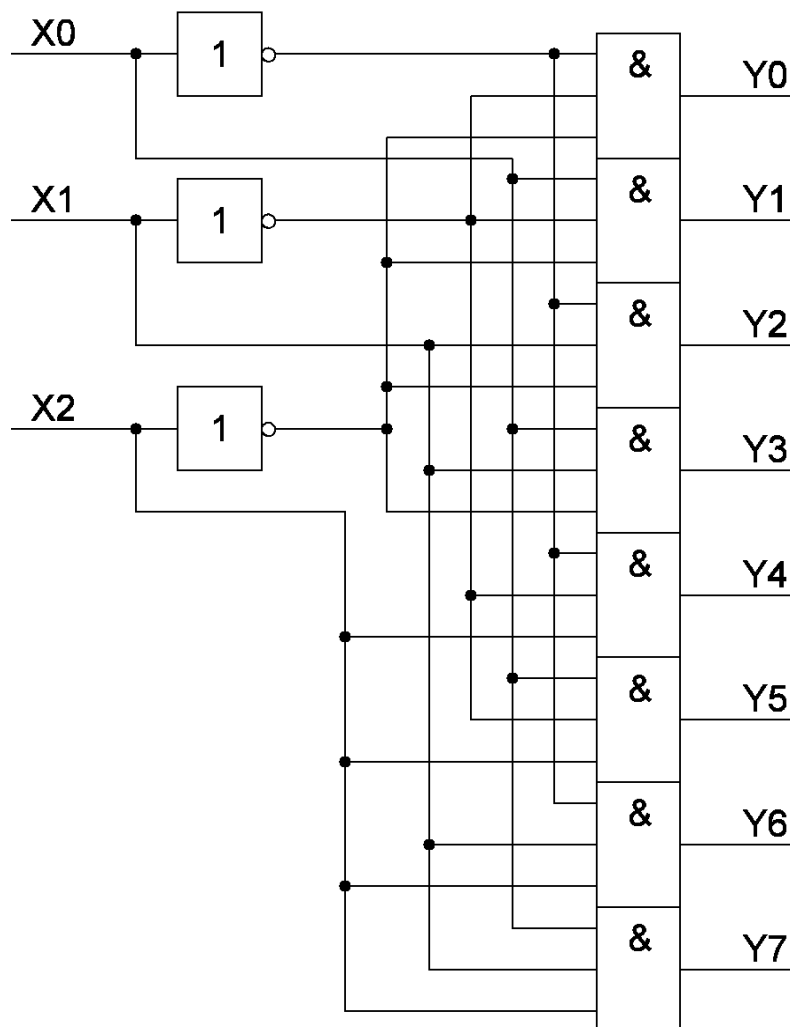


Рисунок 16.1 – Функциональная схема полного одноступенчатого дешифратора на 3 входа

Одноступенчатые дешифраторы при разрядности дешифруемого кода, равной n двоичных разрядов, требуют наличия 2^n логических схем И, каждая из которых имеет n входов. При больших значениях n ($n > 6$) одноступенчатые дешифраторы в плане аппаратной реализации неоптимальны, поэтому вместо них применяют многоступенчатые дешифраторы, принцип построения которых состоит в следующем. Все входы разбиваются на группы по два–три разряда, и в первой ступени осуществляется дешифрация в каждой из этих групп. Затем выходные шины первой ступени группируются и становятся входами 2-ой ступени, и так до тех пор, пока на последней ступени не будут объединены выходы всех дешифраторов предпоследней ступени. Функциональная схема двухступенчатого 3-х-входового дешифратора с прямыми выходами представлена на рис. 16.2. Напомним, что функциональные схемы не привязываются к конкретным сериям ИС.

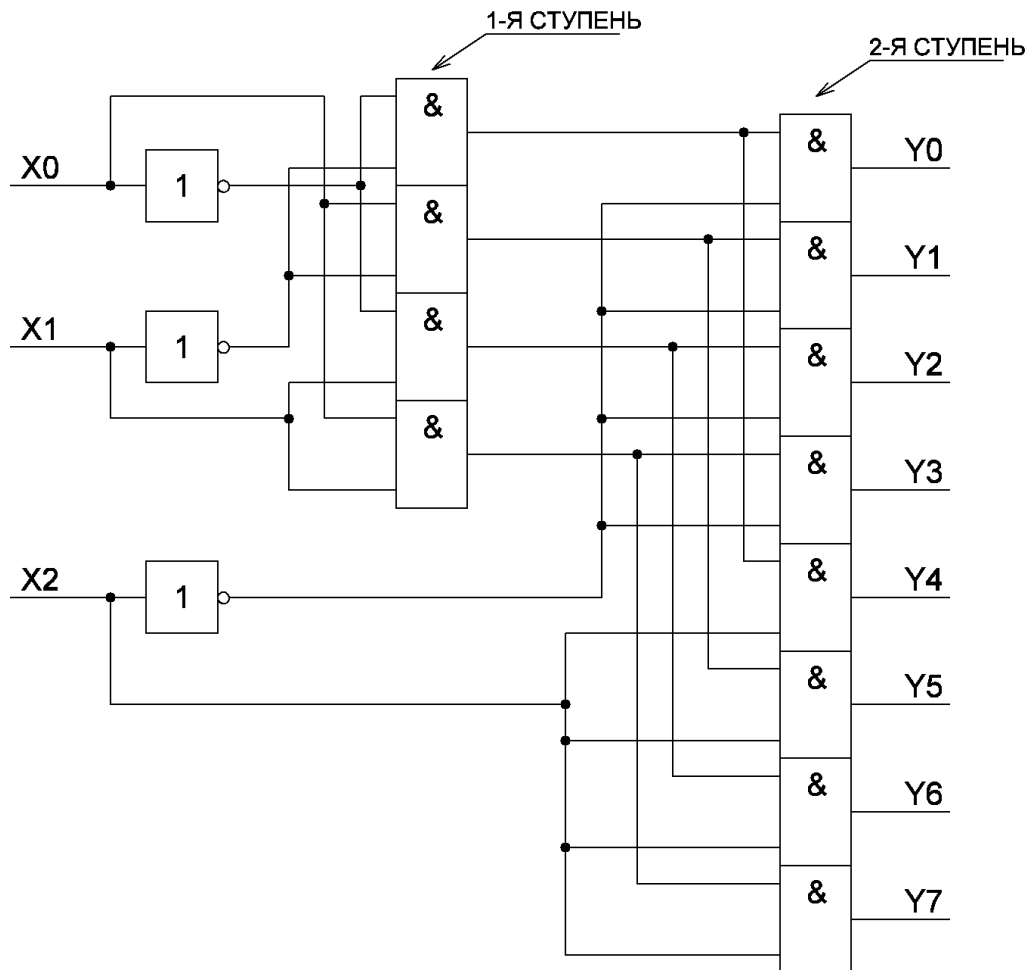


Рисунок 16.2 – Функциональная схема полного двухступенчатого дешифратора на 3 входа

Сравнивая функциональные схемы одноступенчатого (рис. 16.1) и многоступенчатого (рис. 16.2) дешифраторов можно отметить, что одноступенчатые дешифраторы являются более быстродействующими.

16.2 ПОРЯДОК ВЫПОЛНЕНИЯ РАБОТЫ

Мы рассмотрели дешифраторы, построенные на ИС малой степени интеграции. В настоящее время в различных устройствах цифровой техники используются дешифраторы на 3 или 4 входа, выполненные на одной ИС средней степени интеграции.

Исследуем работу такого дешифратора, построенного на микросхеме К155ИД4, имеющей следующее графическое представление.

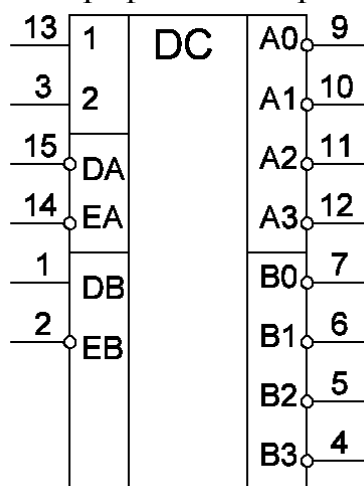


Рисунок 16.3 – Условное обозначение ИС К155ИД4

В этом представлении обозначение "DC" указывает на дешифратор; кружочки на выходах А0–А3 и В0–В3 говорят о том, что этот дешифратор с инверсными выходами.

Названная микросхема может выполнять следующие функции:

- двойного дешифратора 2 на 4, т. е. в микросхеме содержится два дешифратора, каждый из которых имеет два входа и четыре выхода;
- дешифратора 3 на 8;
- двойного демультиплексора 1 на 4;
- демультиплексора 1 на 8.

Демультиплексор – это коммутатор, осуществляющий передачу информации из одного входного канала в тот выходной канал, номер которого задан на входе демультиплексора.

Микросхема К155ИД4 имеет два адресных входа 2 и 1 (выводы 3 и 13), которые предназначены для одновременного управления выходными состояниями обоих дешифраторов. Один дешифратор имеет выходы А, другой – выходы В. В дешифраторе с выходами А используется отдельный стробирующий вход ЕА (вывод 14), в дешифраторе с выводами В – вход ЕВ (вывод 2). Для демультиплексирования на выводы А используется информационный вход DA (вывод 15), для демультиплексирования на выходы В – информационный вход DB (вывод 1).

Приведем таблицы работы ИС К155ИД4 (табл. 16.3 и 16.4).

Таблицы 16.3 – Таблица работы дешифратора В 2 на 4 и демультимплектора 2 в 4 с инвертированием информации по входу DB

Входы				Выходы			
2	1	ЕВ	DB	В3	В2	В1	В0
X	X	1	X	1	1	1	1
0	0	0	1	1	1	1	0
0	1	0	1	1	1	0	1
1	0	0	1	1	0	1	1
1	1	0	1	0	1	1	1
X	X	X	0	1	1	1	1

Таблицы 16.4 – Таблица работы дешифратора А 2 на 4 и демультимплектора 2 в 4 без инвертирования информации по входу DA

Входы				Выходы			
2	1	EA	DA	A3	A2	A1	A0
X	X	1	X	1	1	1	1
0	0	0	1	1	1	1	0
0	1	0	1	1	1	0	1
1	0	0	1	1	0	1	1
1	1	0	1	0	1	1	1
X	X	X	0	1	1	1	1

Если объединить входы DA (вывод 15) и DB (вывод 1), то микросхема будет работать как дешифратор 3 на 8. Приведем таблицу ее работы в этом режиме (табл. 16.5).

Таблица 16.5 – Таблица работы ИС, К155ИД4 в режиме дешифратора 3 на 8 и демультимплектора 3 на 8 без инвертирования информации по входам AE и EB

Входы				Выходы							
DA и DB	2	1	EA и EB	7	6	5	4	3	2	1	0
				В3	В2	В1	В0	A3	A2	A1	A0
X	X	X	1	1	1	1	1	1	1	1	1
0	0	0	0	1	1	1	1	1	1	1	0
0	0	1	0	1	1	1	1	1	1	0	1
0	1	0	0	1	1	1	1	1	0	1	1
0	1	1	0	1	1	1	1	0	1	1	1
1	0	0	0	1	1	1	0	1	1	1	1
1	0	1	0	1	1	0	1	1	1	1	1
1	1	0	0	1	0	1	1	1	1	1	1
1	1	1	0	0	1	1	1	1	1	1	1

Исследование работы ИС К155ИД4

1. Написать таблицу соединений для схемы рис. 16.4, предназначенной для исследования ИС К155ИД4. При написании таблицы входы DA и AE подключить через расширители, так как далее будет модификация схемы.

2. Смонтировать схему по таблице соединений.

3. К пульту управления стенда приклеить (или приложить) бумажный шаблон, на котором под органами управления (тумблерами, кнопками, переключателями) указать задаваемую для этих органов функцию в соответствии с рис. 16.4.

4. Тестером проверить отсутствие короткого замыкания ("КЗ") между шинами "+5В" и "земля". При отсутствии "КЗ" включить блок питания.

5. Проверить работу ИС К155ИД4 в соответствии с табл. 16.3. В данном случае несветящийся светодиод говорит о том, что соответствующий выход находится в нулевом состоянии. Для дешифратора с инверсными выходами это означает, что на выбранном и (активном) выходе лог. "0".

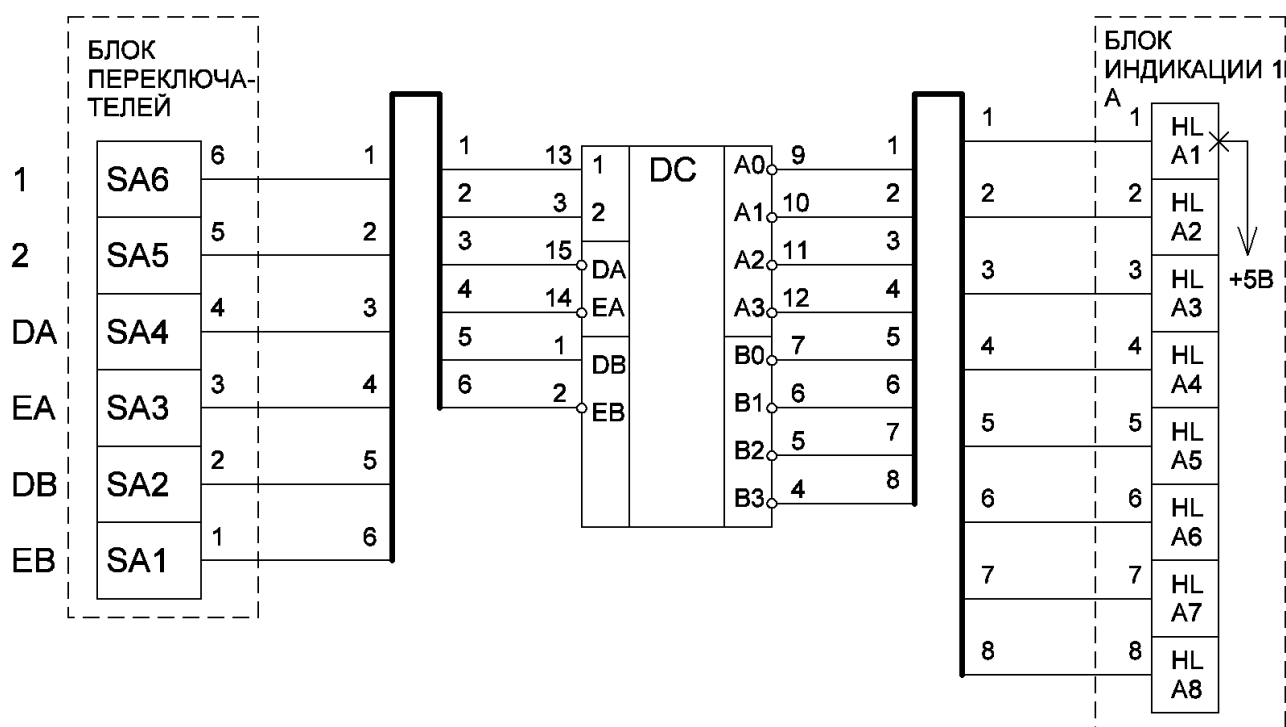


Рисунок 16.4 - Схема для исследования ИС К155ИД4

6. Проверить работу ИС К155ИД4 в соответствии с табл. 16.5. Для этого следует:

- поднять конец перемычки на контакте 2 блока переключателей и установить на тот расширитель, который связан со входом DA ИС К155ИД4 (тем самым мы соединим DB и DA);

- поднять конец перемычки на контакте 1 блока переключателей и установить его на тот расширитель, который связан со входом ЕА ИС К155ИД4 (тем самым мы соединим ЕА и ЕВ).

Задавая тумблерами SA6, SA5, SA4, SA3 различные значения входных переменных, проверить истинность табл. 16.5.

7. Найти неисправность, внесенную в схему преподавателем.

8. Выключить блок питания.

9. Демонтировать схему.

16.3 КОНТРОЛЬНЫЕ ВОПРОСЫ

1. Что такое дешифратор?

2. В каких случаях схемного применения вы отдадите предпочтение одноступенчатому и многоступенчатому дешифратору?

3. По схеме электрической принципиальной рис. 16.1 показать при каком коде на входе дешифратора будет лог. "1", на выходе Y2?

4. По схеме электрической принципиальной рис. 16.2 показать при каком коде на входе дешифратора будет лог. "1", на выходе Y4?

5. Что такое демультимплексирование?

ЛИТЕРАТУРА

1. Ткаченко, Ф. А. Техническая электроника : учеб. пособие для вузов / Ф. А. Ткаченко. – Минск : Дизайн ПРО, 2000. – 352 с.: ил.
2. Валенко, В. С. Электроника и микросхемотехника : учеб. пособие для вузов / В. С. Валенко, М. С. Хандогин. – Минск.: Беларусь, 2000. – 320 с.: ил.
3. Лачин, В. И. Электроника : учебное пособие для студентов технических вузов / В. И. Лачин, Н. С. Савелов. – 4-е изд. – Ростов -на-Дону : Феникс, 2004. – 576 с.
4. Забродин, Ю. С. Промышленная электроника : учебник для вузов / Ю. С. Забродин. – Москва : Высшая школа, 1982. – 495 с.: ил.
5. Тугов, Н. М. Полупроводниковые приборы : учебник для вузов по специальности "Промышленная электроника" / Н. М. Тугов, Б. А. Глебов, Н. А. Чарыков ; под ред. В. А. Лабунцова. – Москва : Энергоатомиздат, 1990. – 576 с.: ил.
6. Жеребцов, И. П. Основы электроники / И. П. Жеребцов. – 5-е изд., перераб. и доп. – Ленинград : Энергоатомиздат, 1989,1990. – 352 с.: ил.

ТЕХНИЧЕСКОЕ ОПИСАНИЕ УНИВЕРСАЛЬНОГО СТЕНДА ПО КУРСУ «ЭЛЕКТРОНИКА И МИКРОПРОЦЕССОРНАЯ ТЕХНИКА»

1 ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ

1.1 Стенд обеспечивает проведение цикла лабораторных работ по дисциплине «Электроника и микропроцессорная техника». Цикл содержит восемь лабораторных работ.

1.2 Стенд обеспечивает сборку электронных схем путем коммутации перемычками различных элементов, входящих в стенд.

1.3 Стенд обеспечивает:

- наглядность процессов работы электронных схем;
- формирование хороших технических навыков в работе с электронными схемами;
- формирование навыков конструирования;
- формирование навыков в обнаружении неисправностей.

1.4 Элементная база стенда представлена интегральными схемами серии 155, 1804, 541.

1.5 Электропитание стенда осуществляется от внешнего источника напряжения +5В.

1.6 Ток потребления стенда не более 3А.

1.7 Габариты стенда 390*260*90 мм.

1.8 Масса стенда не более 3,5 кг.

2 УСТРОЙСТВО

2.1 Стенд состоит из корпуса и прикрепленной к нему печатной платы.

2.2 На печатной плате стенда смонтированы следующие функциональные узлы:

- формирователи сигналов без дребезга;
- блок переключателей;
- блок «ЛОГ. 1»;
- блок «ЛОГ. 0»;
- матрица «R-2R»;
- блоки индикации 1 и 2;
- генераторы;
- одновибраторы;
- блок дискретных элементов;
- блок логических элементов;
- расширители.

Названия блоков подписаны на стенде.

2.3 Формирователи сигналов без дребезга предназначены для формирования «чистых» положительных и отрицательных перепадов напряжения. Положительный перепад соответствует изменению напряжения от уровня $U_H \approx 0В$ до

уровня $U_B \geq +2,4В$ (фронт). Отрицательный перепад соответствует изменению напряжения от уровня $U_B \geq +2,4В$ до уровня $U_H \approx 0В$ (спад). Уровень напряжения $U_H \leq 0,4В$ является низким уровнем; он соответствует логическому нулю (ЛОГ. «0»). Уровень напряжения $U_B \geq +2,4В$ является высоким уровнем; он соответствует логической единице (ЛОГ. «1»).

2.4 Блок переключателей предназначен для задания уровней напряжения, соответствующих ЛОГ. «0» или ЛОГ. «1».

Для задания значения аргументов логической функции от любого элемента SA1 ÷ SA10 блока переключателей необходимо один конец переключки подключить к штырю соответствующего переключателя, другой конец – ко входу соответствующего элемента.

Задание ЛОГ. «0» обеспечивается при положении рычажка тумблера «вниз», а задание ЛОГ. «1» обеспечивается при положении рычажка тумблера «вверх».

2.5 Блок «ЛОГ. 1», т. е. блок логической единицы, предназначен для стационарного задания уровня напряжения, соответствующего логической единице.

Для задания ЛОГ. «1» необходимо один конец переключки подключить к любому штырю блока «ЛОГ. 1», другой конец – к входу соответствующего элемента.

2.6 Блок «ЛОГ. 0», т. е. блок логического нуля, предназначен для стационарного задания уровня напряжения, соответствующего логическому нулю.

Для задания ЛОГ. «0» необходимо один конец переключки подключить к любому штырю блока «ЛОГ. 0», другой конец – к входу соответствующего элемента.

2.7 Матрица «R-2R» используется при исследовании работы аналого-цифровых и цифро-аналоговых преобразователей.

2.8 Блок индикации 1 предназначен для визуального отображения состояний выходов логических схем. Блок содержит две линейки светодиодов: А и В. Линейка А представлена светодиодами красного свечения, линейка В – зеленого. Светодиоды обеих линеек управляются от трех интегральных схем К155ЛН2, каждая из которых содержит 6 инверторов с открытым коллекторным выходом. Выходы инверторов соединены со штырьками, причем штыри и светодиоды, стоящие на одной позиции, являются элементами одной электрической цепи. Следовательно, если соединить переключкой выход логической схемы с одним из штырьков «Блока индикации 1», то соответствующий ему светодиод покажет состояние исследуемой логической схемы. Светодиод будет светиться, если на входе блока находится ЛОГ. «1». Если на входе – ЛОГ. «0», то светодиод не будет светиться.

Каждая линейка светодиодов запитывается отдельно от источника напряжения +5В. Для этого на линейке А следует соединить переключкой штырь, на котором соединены печатным проводником выводы резисторов, с одним из двух расположенных рядом с ним штырей. Аналогично запитываются светодиоды линейки В.

2.9 Блок индикации 2 предназначен для отображения информации в виде цифр. Блок содержит четыре одинаковых узла, обозначенных буквами А, В, С, D.

2.10 Блок «генераторы» включает два генератора: один является высокочастотным (ВЧ) генератором ($F \approx 4\text{МГц}$), другой является низкочастотным генератором (НЧ) с регулируемой частотой ($0,9\text{Гц} \leq F \leq 10\text{Гц}$). Регулировка частоты осуществляется переменным резистором СП4, стоящим на плате стенда на правой стороне блока «генераторы».

Для использования ВЧ-генератора необходимо:

- при выключенном источнике питания +5В соединить перемычкой любой штырь блока «ЛОГ. 1» со штырем ЗАП. 1 (запуск ВЧ-генератора);
- подключиться к выходу ВЧ-генератора (штырь ВЫХ. 1);
- включить блок питания +5В.

Для уменьшения частоты ВЧ-генератора к штырям СВН подключают нужный конденсатор из блока дискретных элементов.

Для использования НЧ-генератора необходимо:

- при выключенном источнике питания +5В соединить перемычкой любой штырь блока «ЛОГ. 1» со штырем ЗАП. 2 (запуск НЧ-генератора);
- подключиться к выходу НЧ-генератора (штырь ВЫХ. 2);
- включить блок питания +5В.

В результате на выходе генератора должны появиться импульсы, частота следования которых может регулироваться переменным резистором.

2.11 Блок «одновибраторы» включает два одновибратора.

2.12 Блок дискретных элементов включает различные радиоэлементы. Каждый вывод радиоэлемента соединен с расположенным рядом с ним штырем.

2.13 Блок логических элементов представлен набором интегральных схем (ИС). Выводы каждой ИС соединены с расположенными рядом штырями. Исключение составляют выводы «+5В» и «общий»; они не соединены со штырями.

Все ИС пронумерованы с правой стороны на печатной плате (DD1-DD36).

Отсчет выводов ИС ведется от «ключа» снизу, против часовой стрелки, прибавляя в каждом ряду последний не выведенный на стенд.

«Ключ» – это метка или углубление на корпусе ИС.

2.14 Блок расширителей предназначен для выполнения электрических соединений в тех случаях, когда вывод радиоэлемента необходимо подключить ко входам одного или нескольких радиоэлементов. Поле расширителей содержит 15 групп, каждая из которых включает по 5 штырей.

3 ПОДГОТОВКА К РАБОТЕ

3.1 Внешним осмотром стенда убедиться в отсутствии механических повреждений платы, печатных проводников и радиоэлементов.

3.2 Включить источник электропитания, от которого будет запитываться стенд. Тестером убедиться в том, что на его выходе +5В.

3.3 Выключить источник электропитания.

3.4 На выключенном источнике выход +5В подключить проводом к клемме стенда, под которой написано +5В. Выход источника –5В подключить проводом к клемме стенда, под которой имеется знак «L» (общий).

3.5 Убедиться еще раз в правильности подключения.

Внимание:

не допускать переплюсовки, так как можно вывести стенд из строя.

3.6 Включить источник электропитания. Тестером убедиться в том, что напряжение на клемме стенда «+5В» на уровне $+5В \pm 0,25В$ относительно клеммы «L».

3.7 Выключить источник электропитания. Стенд готов к работе.

4 ПОРЯДОК РАБОТЫ

4.1 С помощью перемычек собрать схему в соответствии с выполняемой лабораторной работой.

4.2 Тестером проверить отсутствие короткого замыкания («КЗ») между клеммами питания стенда. При наличии «КЗ» найти его причину и устранить ее.

4.3 Для лабораторных работ, связанных с блоком дискретных элементов, тестером проверить правильность выполнения соединений. Только после этого можно включить источник питания. Для лабораторных работ, связанных лишь с блоком логических элементов, проверка тестером правильности выполненных соединений необязательна.

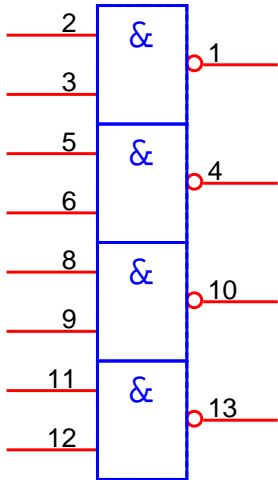
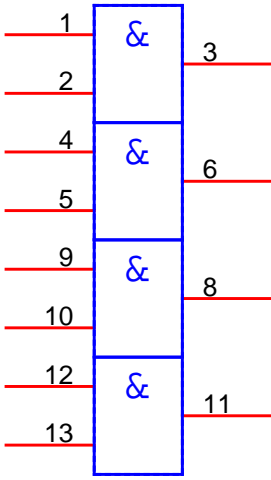
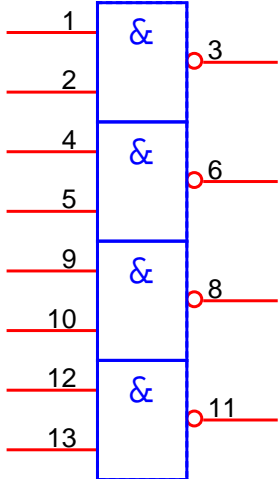
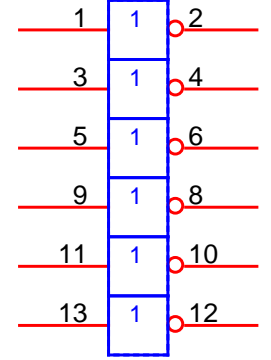
4.4 Включить источник электропитания.

4.5 Все перекоммутации выполнять только при выключенном источнике электропитания.

4.6 При необходимости выдачи осциллограмм внешнюю оплетку (экран) щупа осциллографа подключить к блоку «ЛОГ. 0».

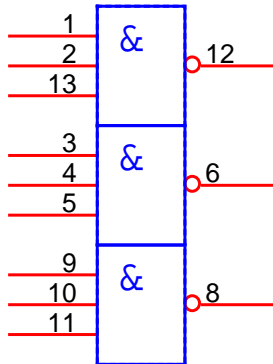
4.7 После окончания лабораторной работы выключить источник +5В и только после этого демонтировать схему.

**УСЛОВНО ГРАФИЧЕСКОЕ ОБОЗНАЧЕНИЕ И НАЗНАЧЕНИЕ
ВЫВОДОВ МИКРОСХЕМ ИСПОЛЬЗУЕМЫХ В СТЕНДЕ**

<p>DD1 155ЛА8</p> <p>Четыре логических элемента 2И-НЕ с открытым коллекторным выходом</p>  <p>контакт 14 – +5В контакт 7 – общий</p>	<p>DD4 155ЛИ1</p> <p>Четыре логических элемента 2И</p>  <p>контакт 14 – +5В контакт 7 – общий</p>
<p>DD2, DD3 155ЛА3</p> <p>Четыре логических элемента 2И-НЕ</p>  <p>контакт 14 – +5В контакт 7 – общий</p>	<p>DD5, DD6 155ЛН1</p> <p>Шесть логических элемента НЕ (инверторы)</p>  <p>контакт 14 – +5В контакт 7 – общий</p>

DD7, DD8 155ЛА4

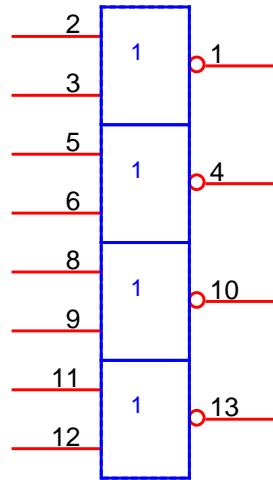
Три логических элемента 3И-НЕ



контакт 14 – +5В
контакт 7 – общий

DD11 155ЛЕ1

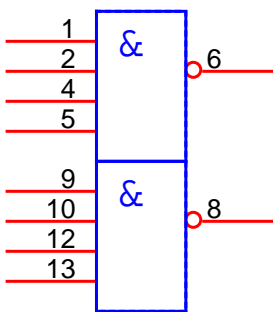
Четыре логических элемента 2ИЛИ-НЕ



контакт 14 – +5В
контакт 7 – общий

DD9, DD10 155ЛА1

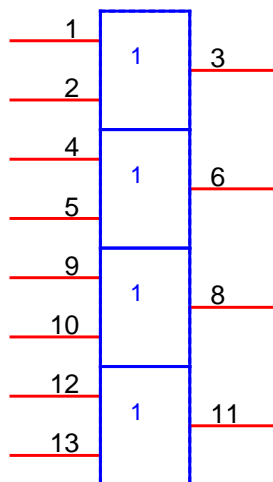
Два логических элемента 4И-НЕ



контакт 14 – +5В
контакт 7 – общий

DD12 155ЛЛ1

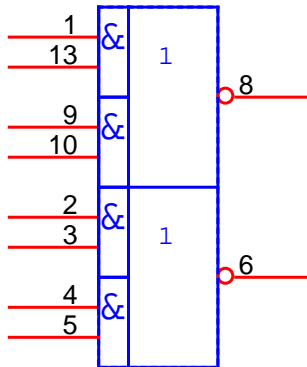
Четыре логических элемента 2ИЛИ



контакт 14 – +5В
контакт 7 – общий

DD13, DD14 155ЛР1

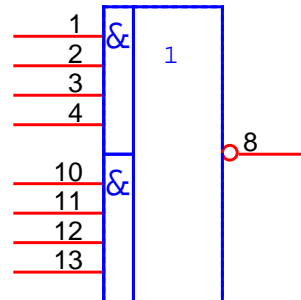
Два логических элемента
2-2И-2ИЛИ-НЕ



контакт 14 – +5В
контакт 7 – общий

DD17, DD18, DD19 155ЛР4

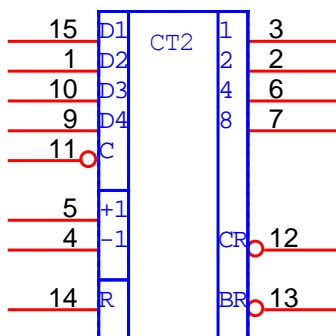
Два логических элемента
4-4И-2ИЛИ-НЕ



контакт 14 – +5В
контакт 7 – общий

DD23, DD24 155ИЕ7

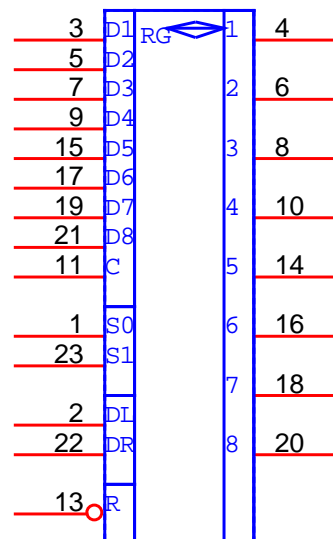
4-х – разрядный двоичный реверсив-
ный счетчик



контакт 16 – +5В
контакт 8 – общий

DD34, DD36 155ИР13

8-ми – разрядный реверсивный ре-
гистр сдвига



контакт 24 – +5В
контакт 12 – общий

БЛОК ДИСКРЕТНЫХ ЭЛЕМЕНТОВ

**ЗНАЧЕНИЯ НОМИНАЛОВ РАДИОЭЛЕМЕНТОВ БЛОКА
ДИСКРЕТНЫХ ЭЛЕМЕНТОВ**

Обозначение на стенде	Номинал
Конденсаторы	
C1	330пФ
C2	750пФ
C3	750пФ
C4	2400пФ
C5	6800пФ
Резисторы	
R1	100 Ом
R2	100 Ом
R3	330 Ом
R4	330 Ом
R5	1 кОм
R6	1 кОм
R7	3 кОм
R8	3 кОм
R9	11 кОм
R10	11 кОм

**ПОЛУПРОВОДНИКОВЫЕ ПРИБОРЫ БЛОКА ДИСКРЕТНЫХ
ЭЛЕМЕНТОВ**

Диоды:

VD1-VD4 **Д226Б**
VD6-VD10 **Д310**

Стабилитрон **VD5** **КС168А**

Транзисторы:

VT1, VT2 **КТ315**
VT3, VT4 **КТ815**